

ΠΛΗ21 – ΟΣΣ # 2

14 Δεκ 2008

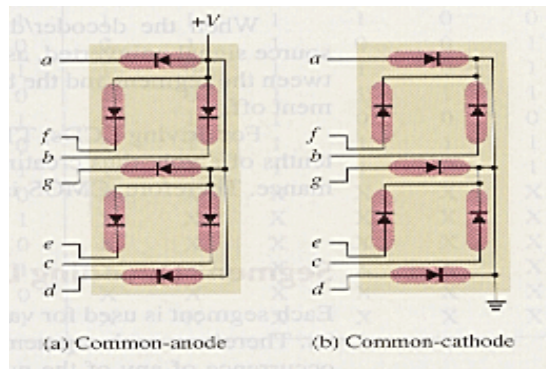
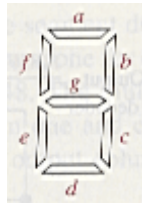


ΠΑΤΡΑ

ΧΡΟΝΟΔΙΑΓΡΑΜΜΑ ΜΕΛΕΤΗΣ

17/11/08	~	23/11/08	ΨΣ Ι - Κεφ. 6	1 ^η
24/11/08	~	30/11/08	ΨΣ Ι - Κεφ. 6	
1/12/08	~	07/12/08	ΨΣ ΙΙ: Κεφ. 1	
8/12/08	~	14/12/08	ΨΣ ΙΙ: Κεφ. 1	
15/12/08	~	21/12/08	ΕΠΑΝΑΛΗΨΗ	
05/01/09	~	11/01/09	ΨΣ ΙΙ - Κεφ. 4	
12/01/09	~	18/01/09	ΨΣ ΙΙ - Κεφ. 4	
19/01/09	~	25/01/09	ΨΣ ΙΙ - Κεφ. 2	2 ^η

7-segment display



7-segment display

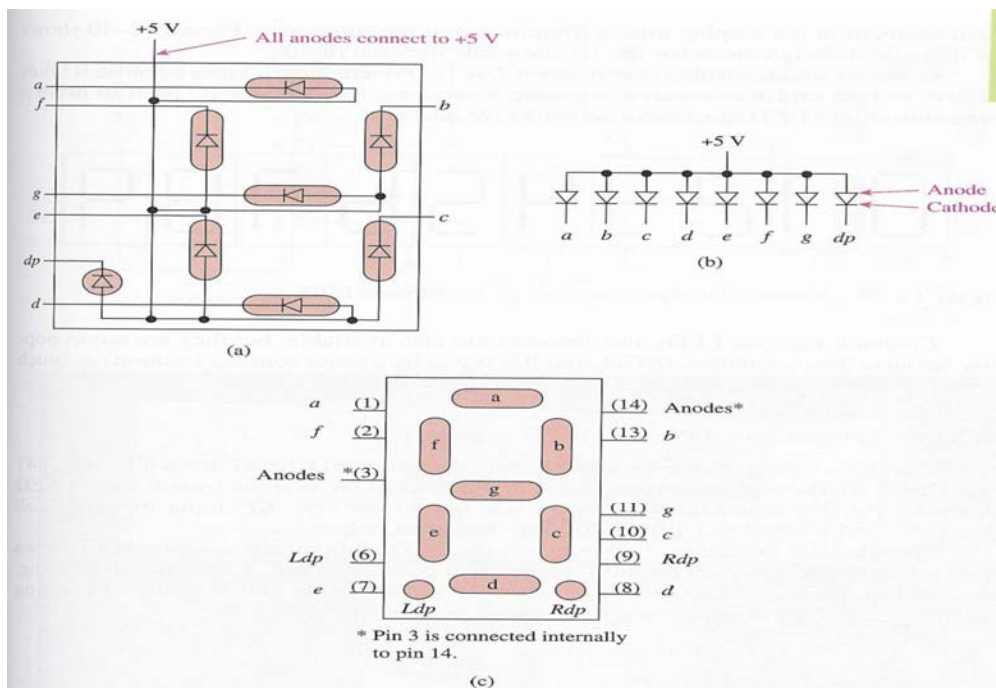
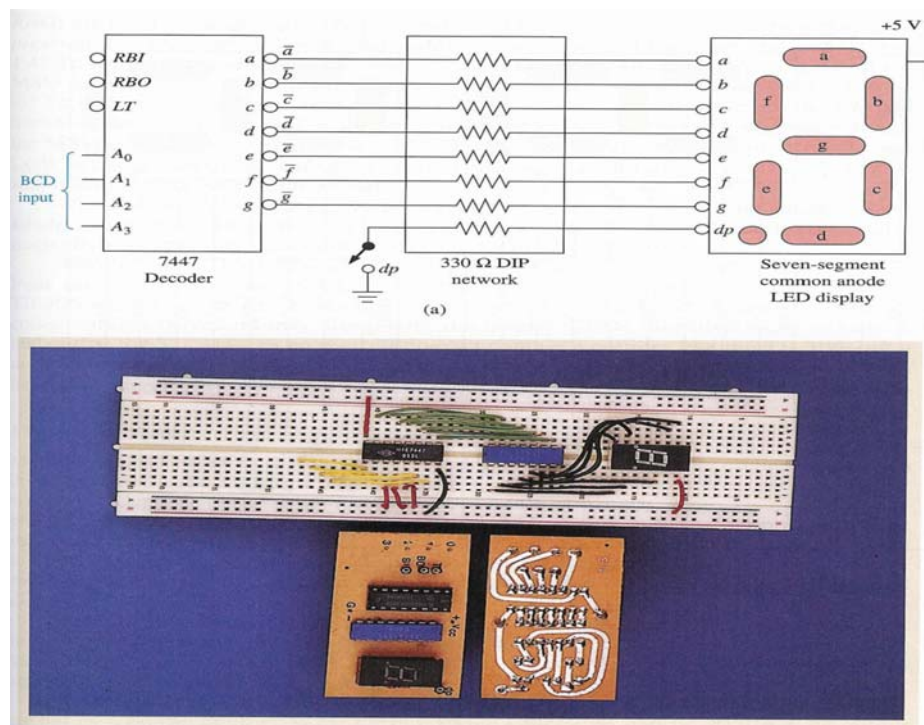
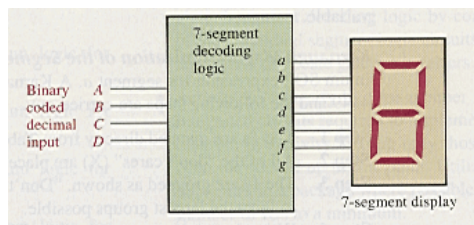


Figure 12–38 Seven-segment common-anode LED display: (a) physical layout; (b) schematic; (c) pin configuration.

7-segment display



Αποκωδικοποιητής των 7 στοιχείων (τμημάτων) (7-segment decoder)



Truth table for 7-segment logic.

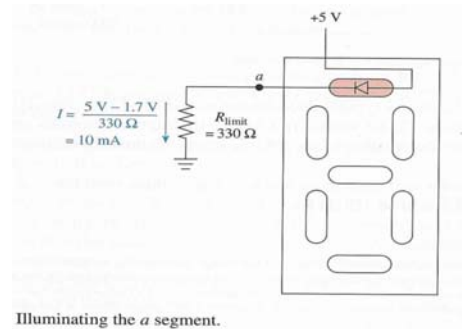
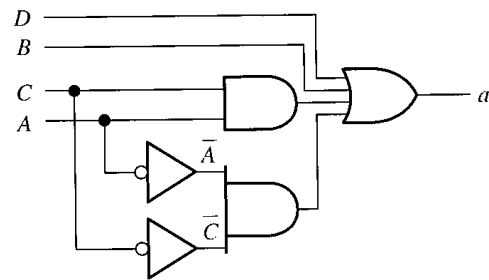
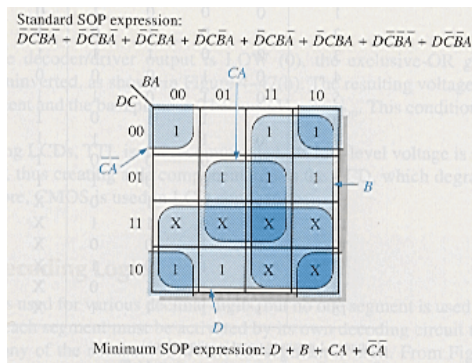
Decimal Digit	Inputs				Segment Outputs						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	X	X	X	X	X	X	X
11	1	0	1	1	X	X	X	X	X	X	X
12	1	1	0	0	X	X	X	X	X	X	X
13	1	1	0	1	X	X	X	X	X	X	X
14	1	1	1	0	X	X	X	X	X	X	X
15	1	1	1	1	X	X	X	X	X	X	X

Output = 1 means segment is activated (on)

Output = 0 means segment is not activated (off)

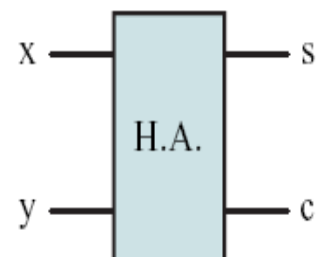
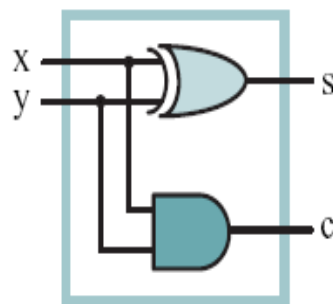
Output = X means "don't care"

Κύκλωμα αποκωδικοποίησης του στοιχείου 'a'



Ημιαθροιστής (half-adder)

x y	s	c
0 0	0	0
0 1	1	0
1 0	1	0
1 1	0	1



Πλήρης αθροιστής (full-adder)

x_i	y_i	c_{i-1}	s	c
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$x_i y_i$	00	01	11	10
c_{i-1} 0		1		1
1	1		1	

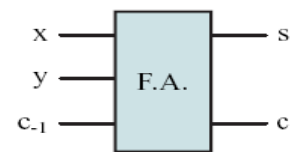
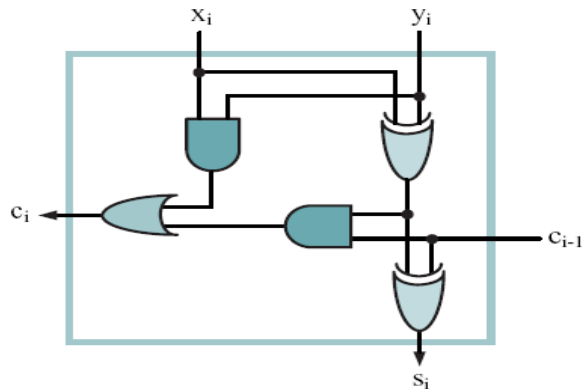
$$s_i = x_i \oplus y_i \oplus c_{i-1}$$

Αθροισμα

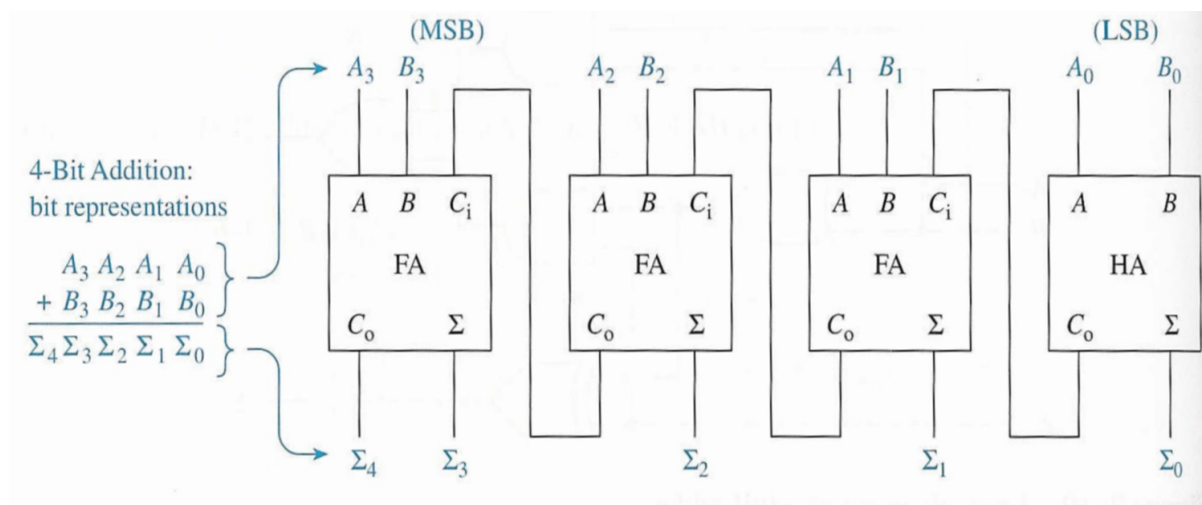
$x_i y_i$	00	01	11	10
c_{i-1} 0			1	
1		1	1	1

$$c_i = x_i \cdot y_i + c_{i-1} \cdot (x_i \oplus y_i)$$

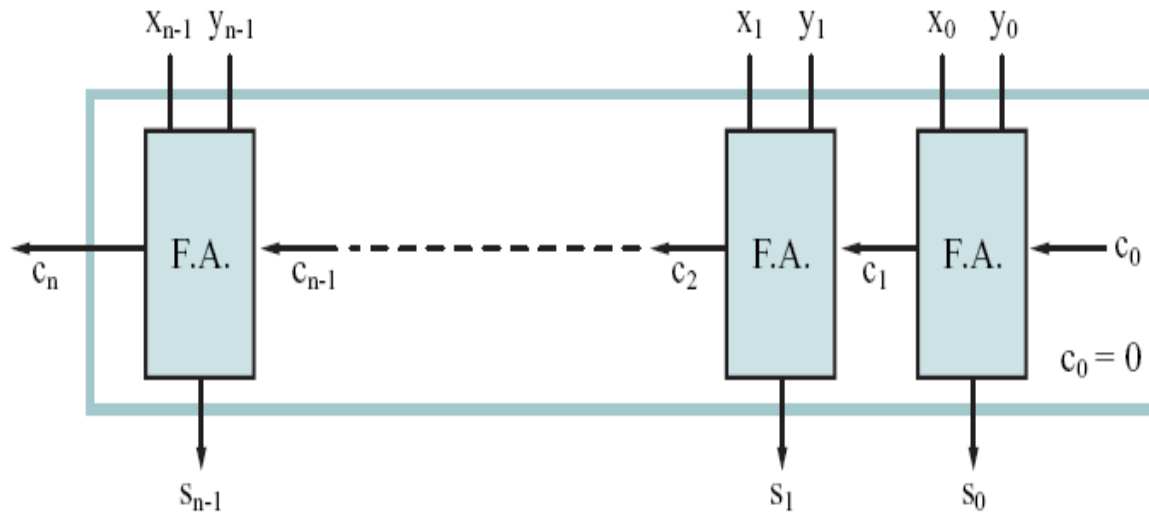
Κρατούμενο



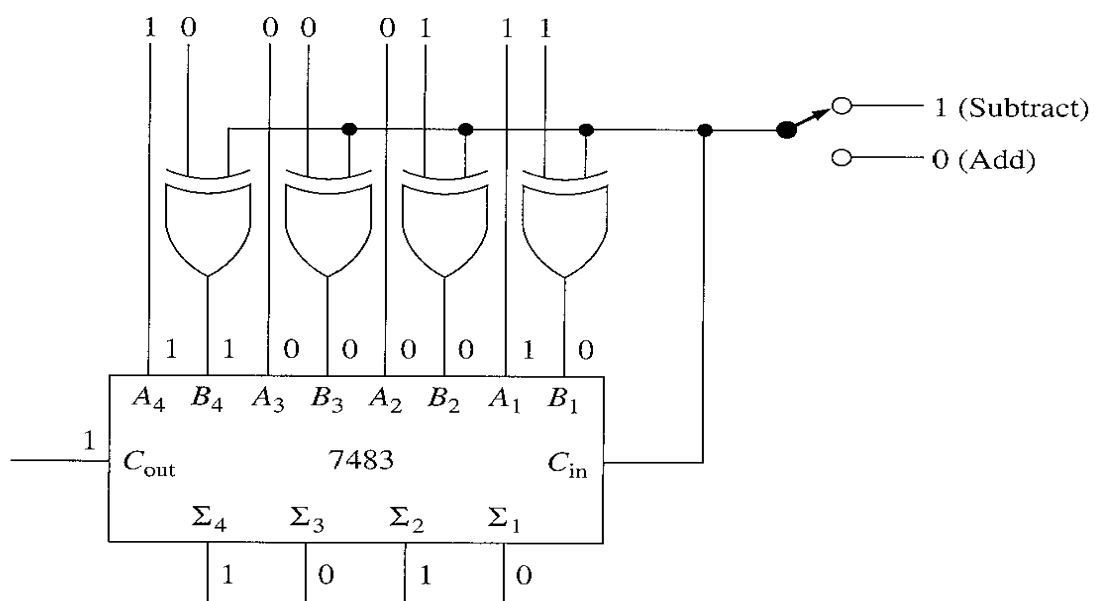
Αθροιστής 4-bit (4-bit adder)



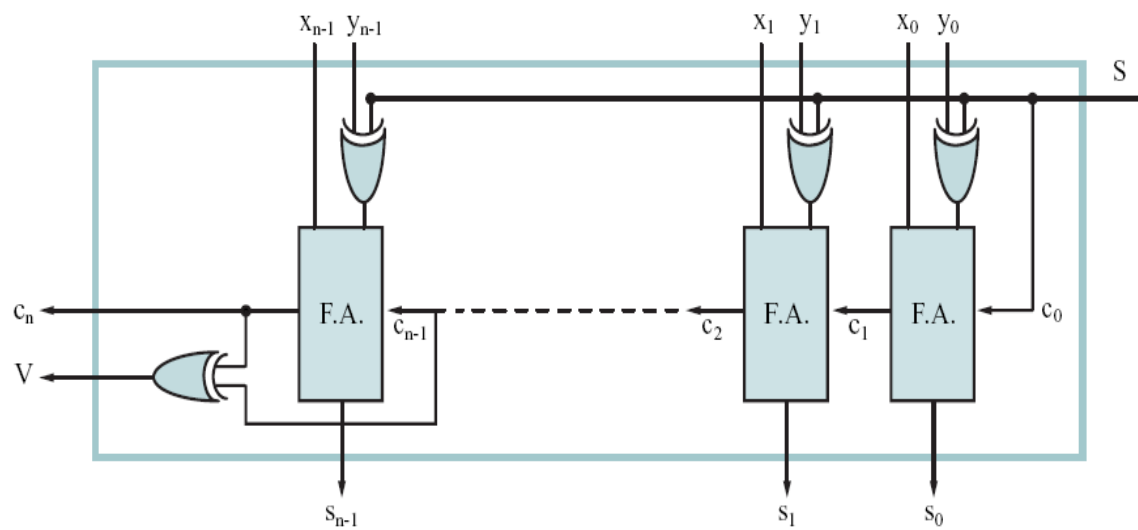
Αθροιστής n-bit (n-bit adder)



Αθροιστής/Αφαιρέτης 4-bit (4-bit adder/subtractor)



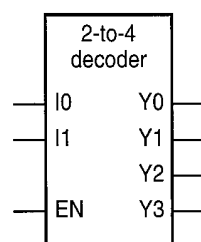
Αθροιστής/Αφαιρέτης n-bit (n-bit adder/subtractor)



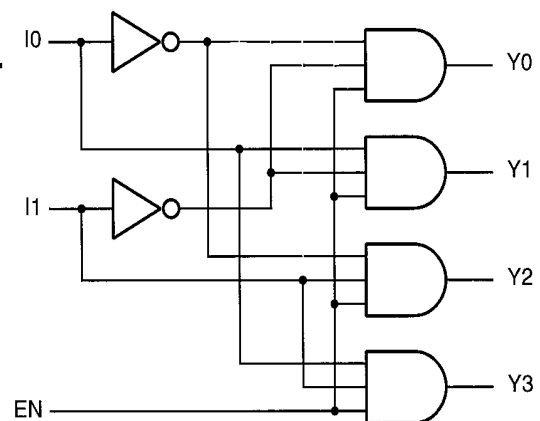
ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ 2 ΓΡΑΜΜΩΝ ΣΕ 4 (2-to-4 decoder)

Truth table for a 2-to-4
binary decoder

Inputs			Outputs			
EN	I1	I0	Y3	Y2	Y1	Y0
0	x	x	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

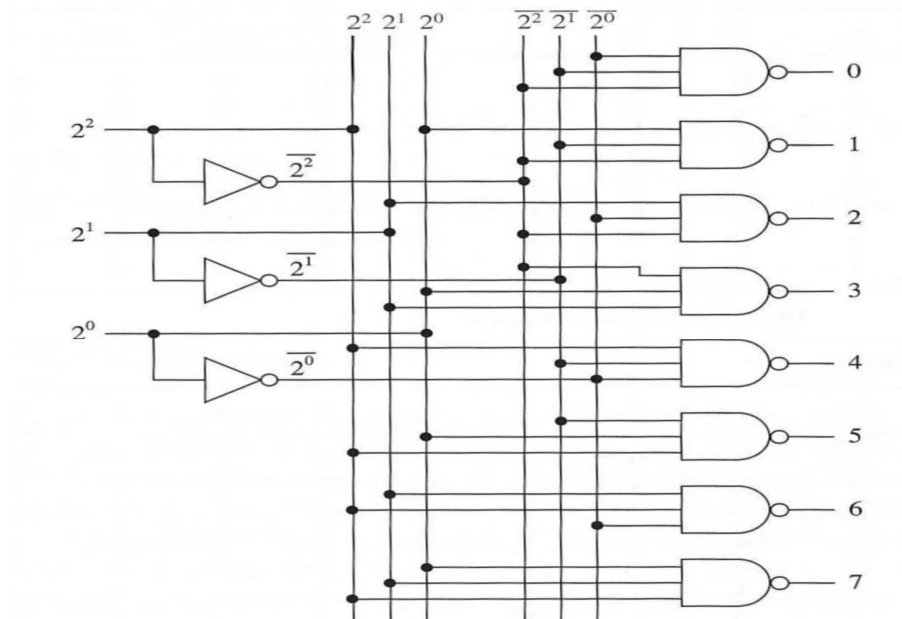


(a)



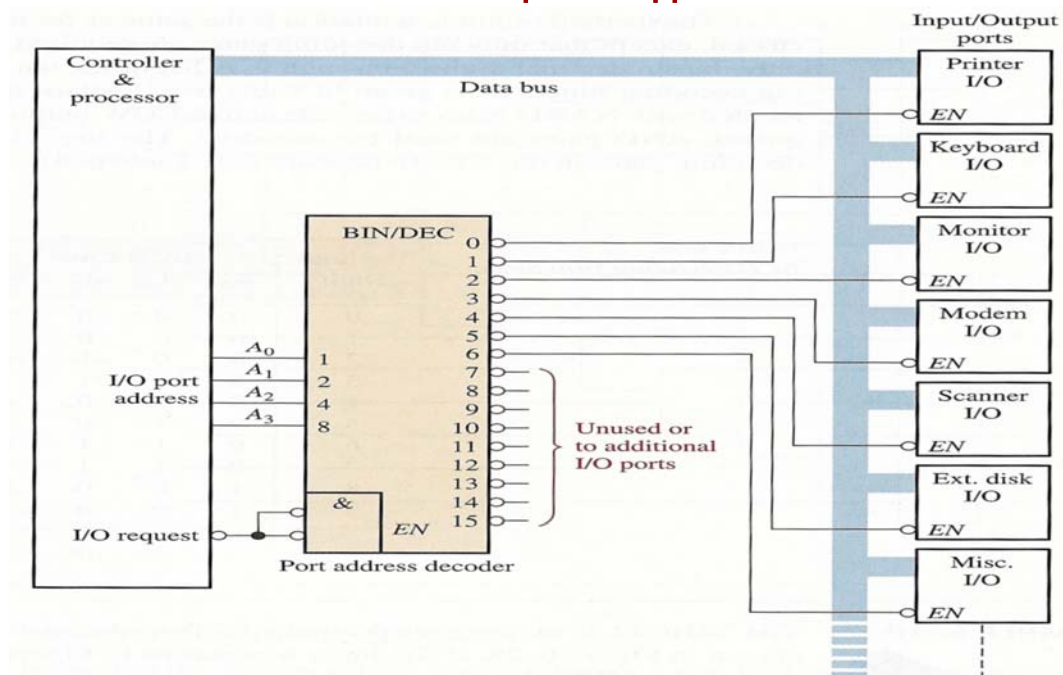
(b)

ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ 3 ΓΡΑΜΜΩΝ ΣΕ 8 (3-to-8 decoder)



Complete circuit for an active-LOW output octal (1-of-8) decoder

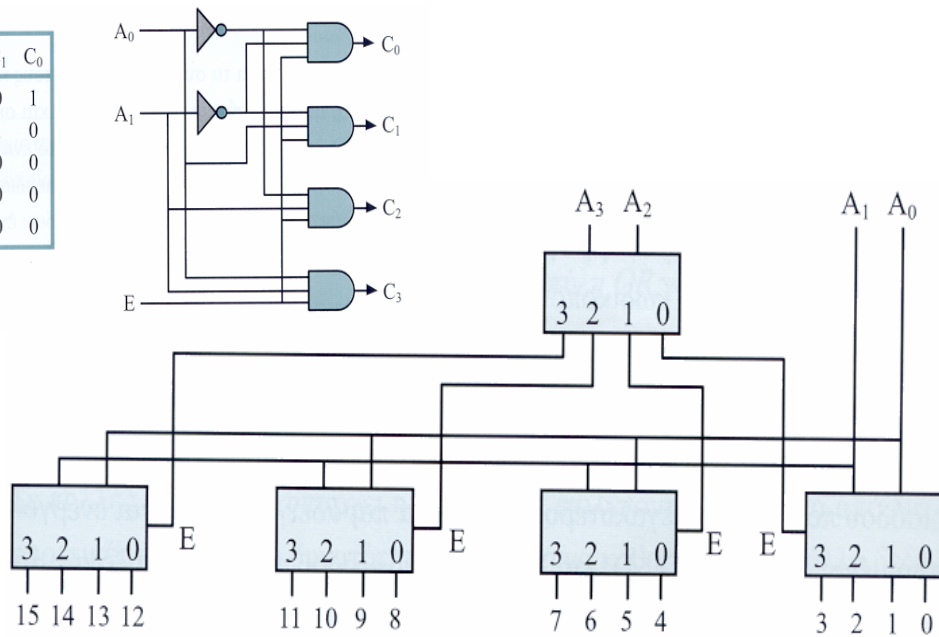
ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ 4 ΓΡΑΜΜΩΝ ΣΕ 16: Ένα παράδειγμα



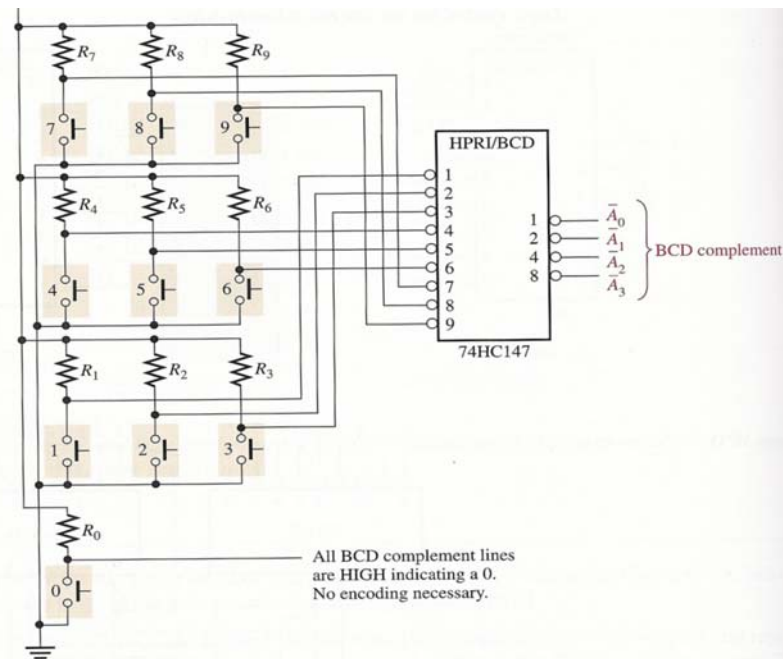
ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ 4 ΓΡΑΜΜΩΝ ΣΕ 16

(ΜΕ ΧΡΗΣΗ ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΩΝ 2-ΣΕ-4)

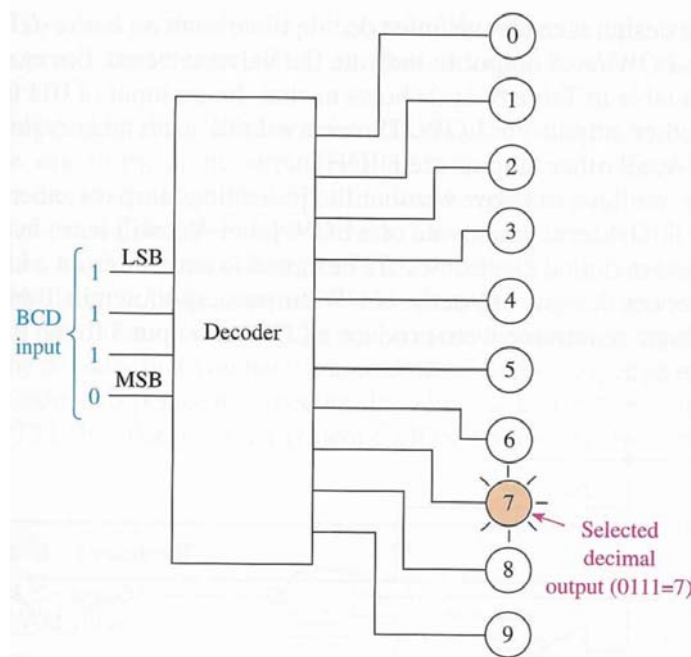
E	A ₁	A ₀	C ₃	C ₂	C ₁	C ₀
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0
0	X	X	0	0	0	0



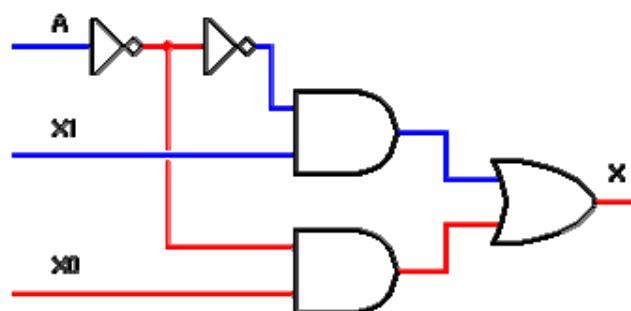
Κωδικοποιητής πληκτρολογίου (Keyboard encoder)



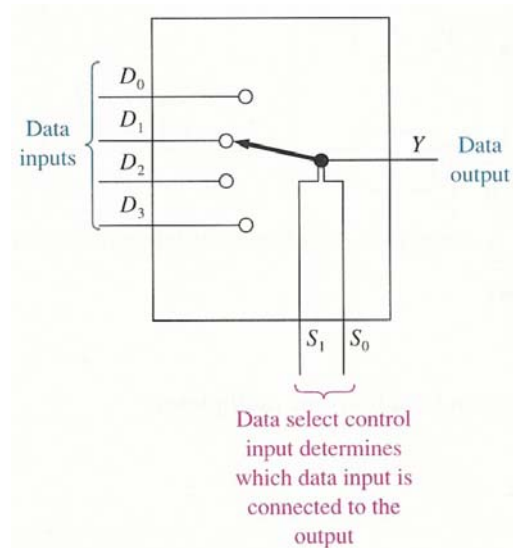
ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ BCD (BCD decoder)



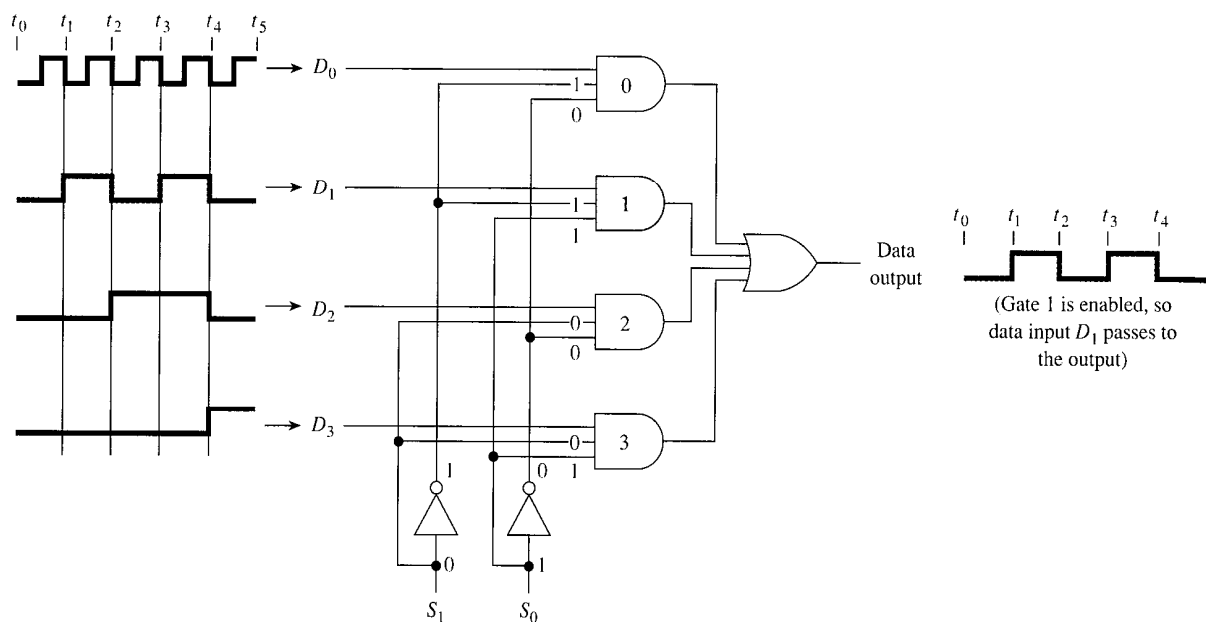
ΠΟΛΥΠΛΕΚΤΗΣ 2 ΓΡΑΜΜΩΝ ΣΕ 1 (2-to-1 MUX)



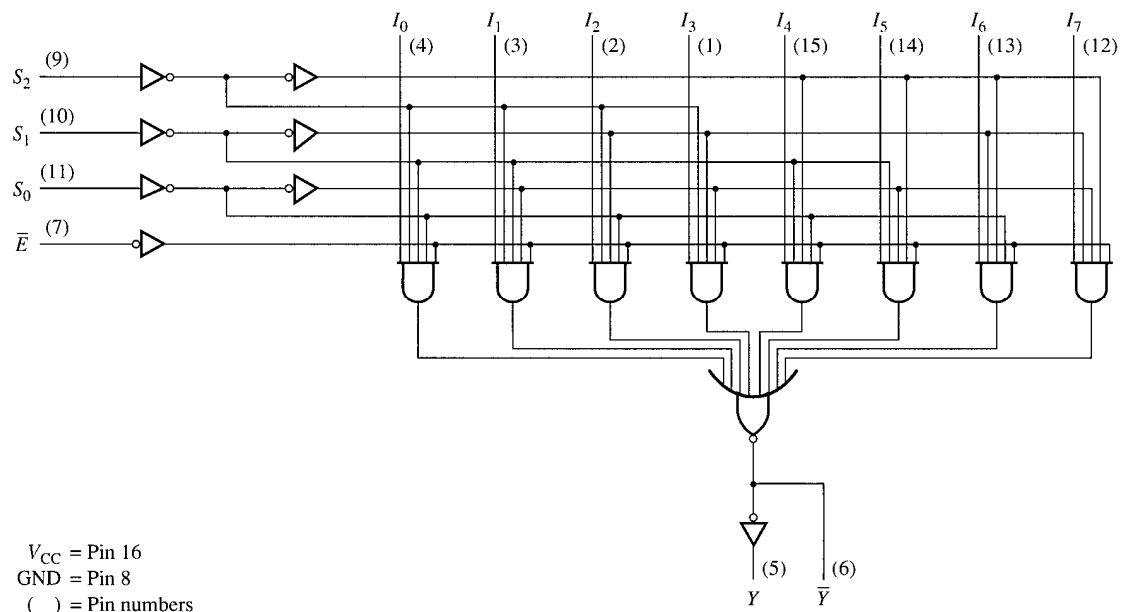
ΠΟΛΥΠΛΕΚΤΗΣ 4 ΓΡΑΜΜΩΝ ΣΕ 1 (4-to-1 MUX)



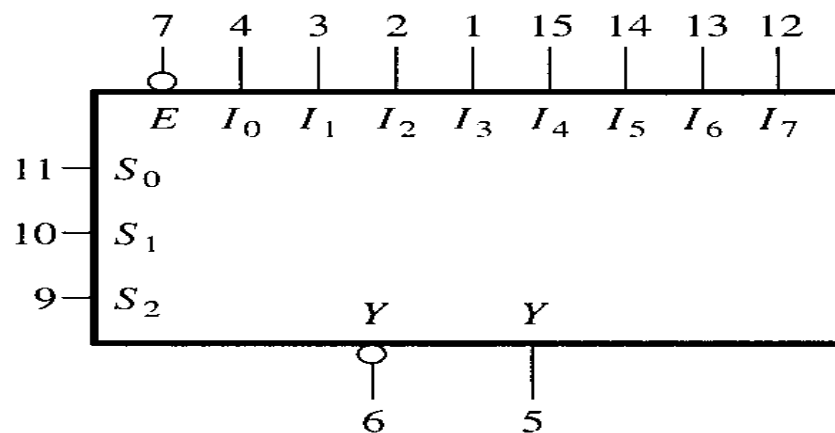
ΠΟΛΥΠΛΕΚΤΗΣ 4 ΓΡΑΜΜΩΝ ΣΕ 1 (4-to-1 MUX)



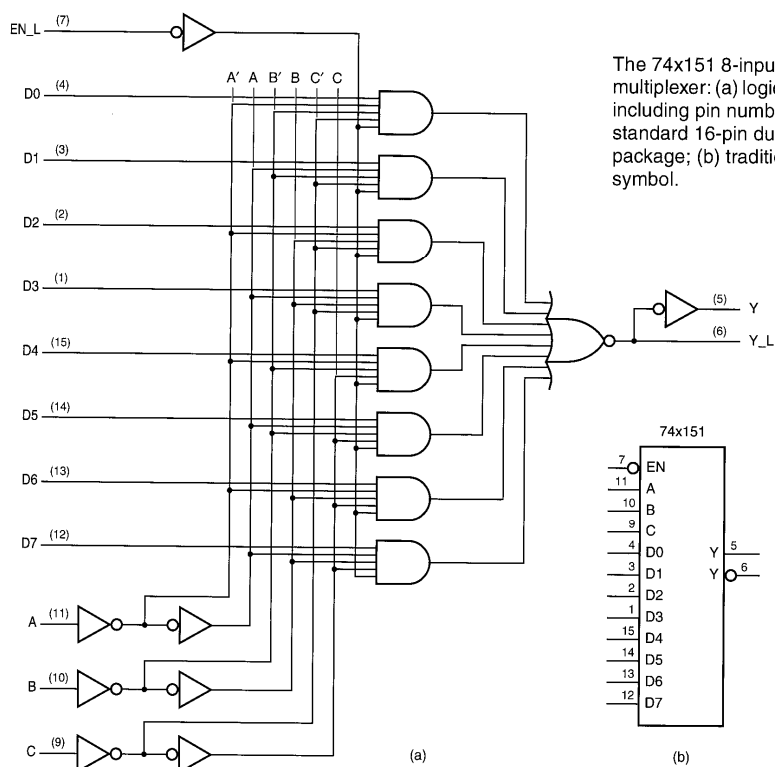
ΠΟΛΥΠΛΕΚΤΗΣ 8 ΓΡΑΜΜΩΝ ΣΕ 1 (8-to-1 MUX)



ΠΟΛΥΠΛΕΚΤΗΣ 8 ΓΡΑΜΜΩΝ ΣΕ 1 (8-to-1 MUX)



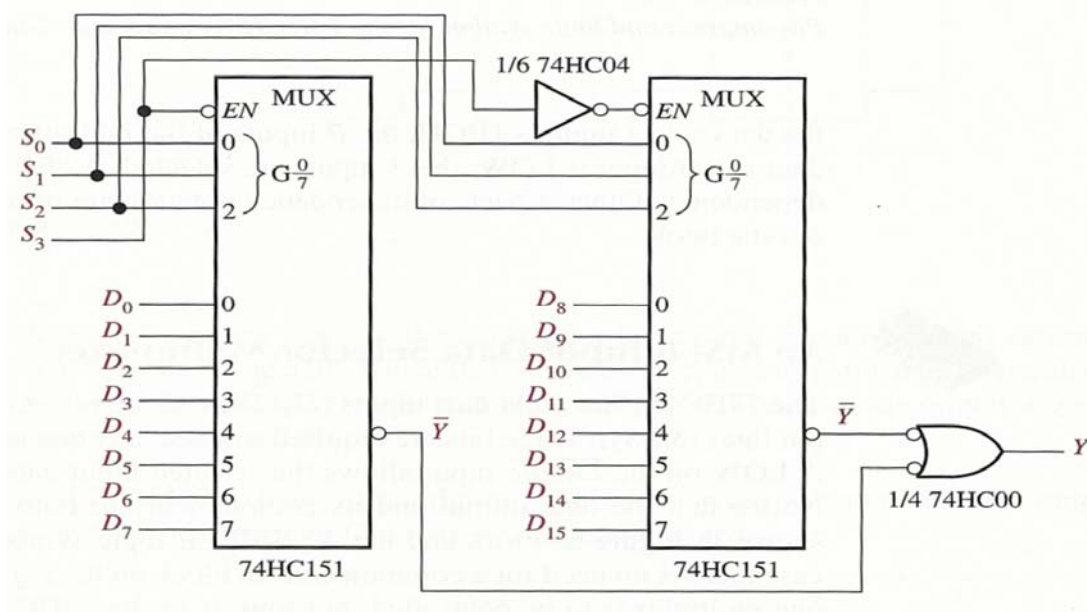
V_{CC} = Pin 16
 GND = Pin 8



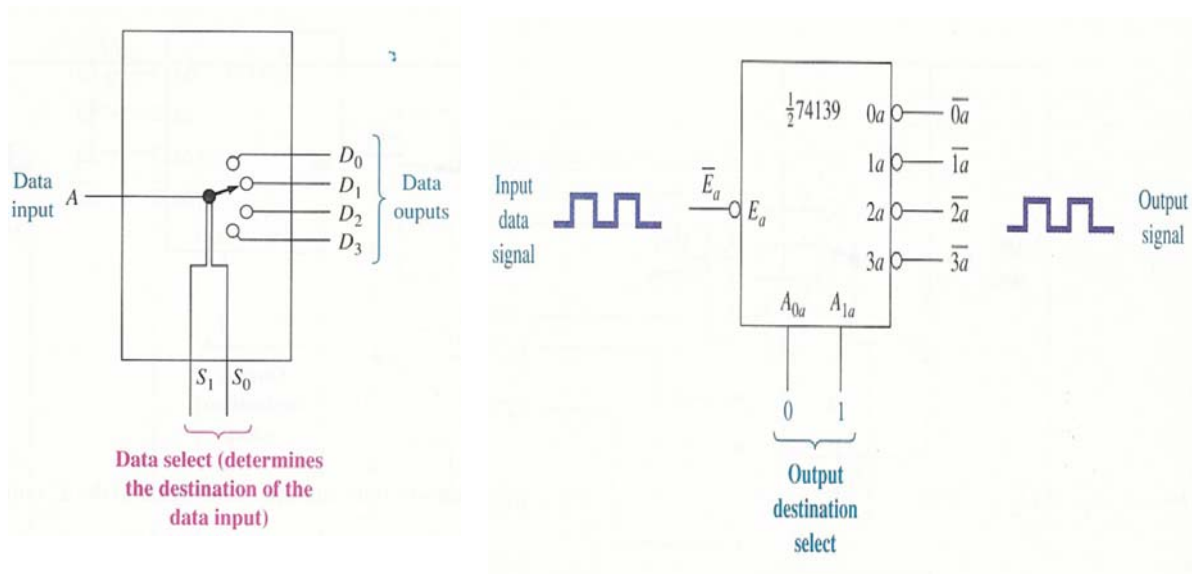
Inputs				Outputs	
EN_L	C	B	A	Y	Y_L
1	x	x	x	0	1
0	0	0	0	D0	D0'
0	0	0	1	D1	D1'
0	0	1	0	D2	D2'
0	0	1	1	D3	D3'
0	1	0	0	D4	D4'
0	1	0	1	D5	D5'
0	1	1	0	D6	D6'
0	1	1	1	D7	D7'



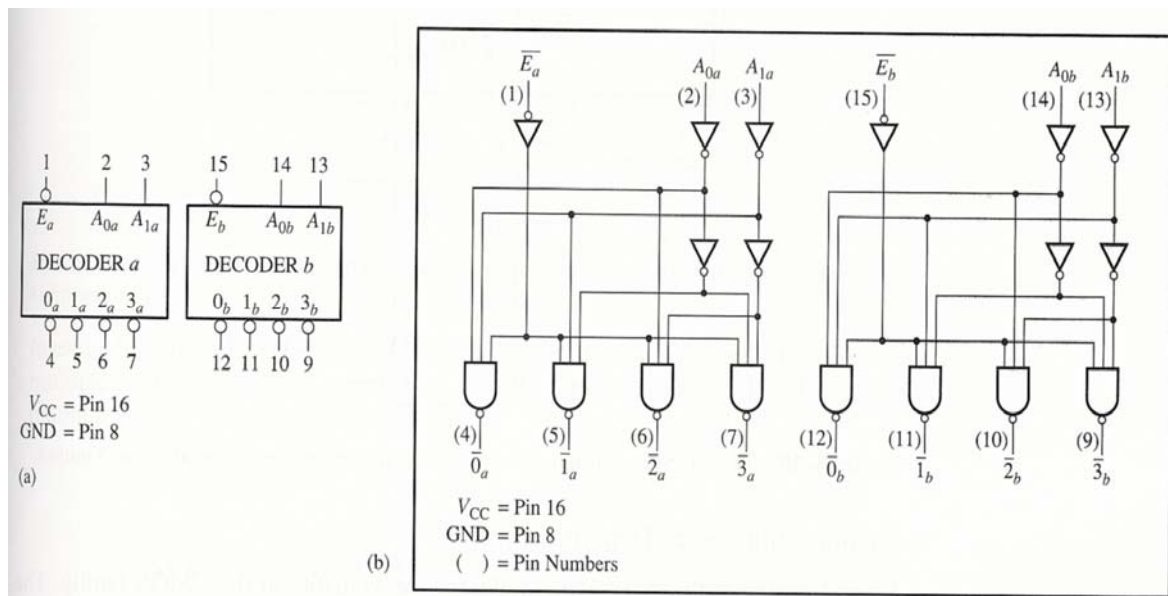
ΠΟΛΥΠΛΕΚΤΗΣ 16 ΓΡΑΜΜΩΝ ΣΕ 1 (κατασκευασμένος με δύο πολυπλέκτες 8-σε-1) (16-to-1 MUX)



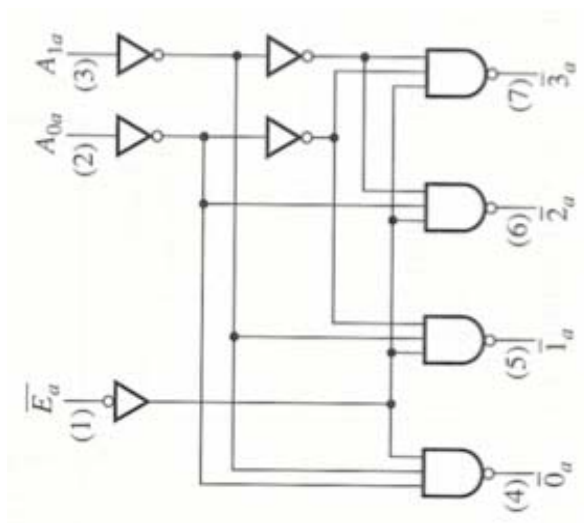
ΑΠΟΠΛΕΚΤΗΣ 1 ΓΡΑΜΜΗΣ ΣΕ 4 (1-to-4 DEMUX)



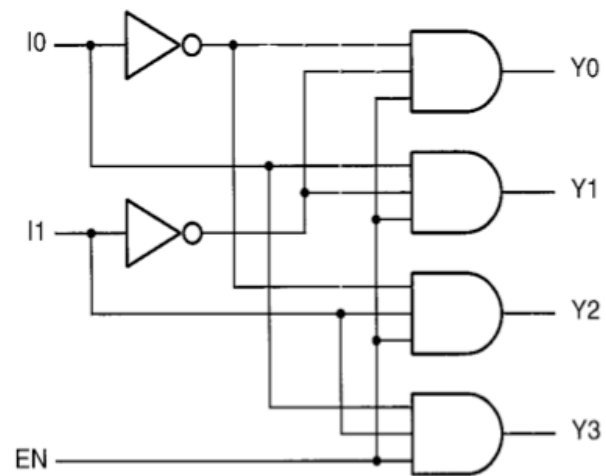
ΑΠΟΠΛΕΚΤΗΣ 1 ΓΡΑΜΜΗΣ ΣΕ 4 (1-to-4 DEMUX)



ΑΠΟΠΛΕΚΤΗΣ 1 ΓΡΑΜΜΗΣ ΣΕ 4 (1-to-4 DEMUX)

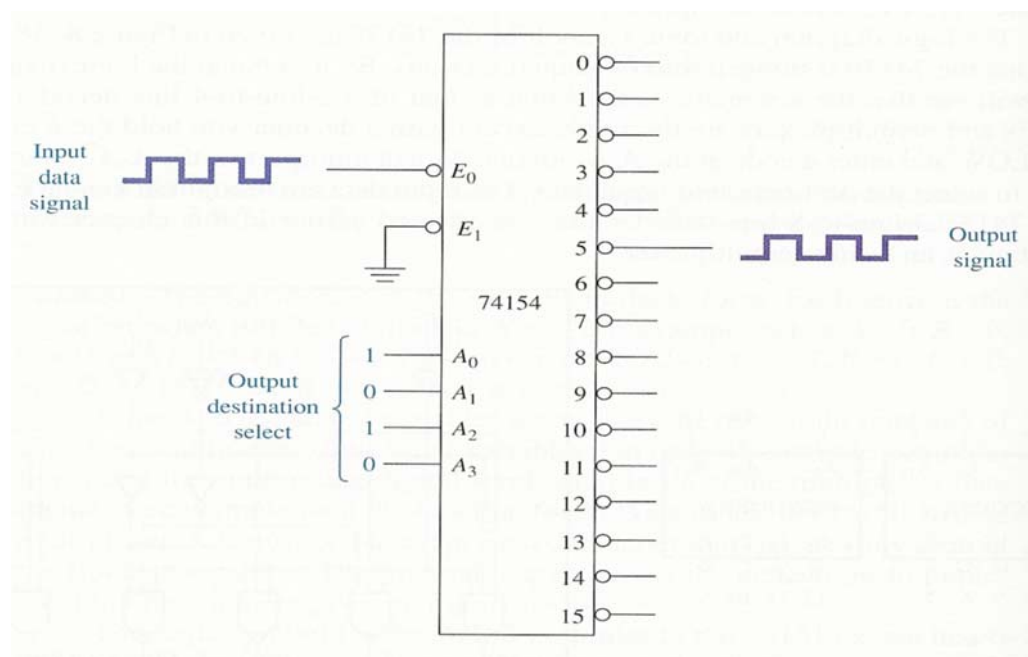


ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗΣ 2 ΣΕ 4 (2-to-4 DECODER)

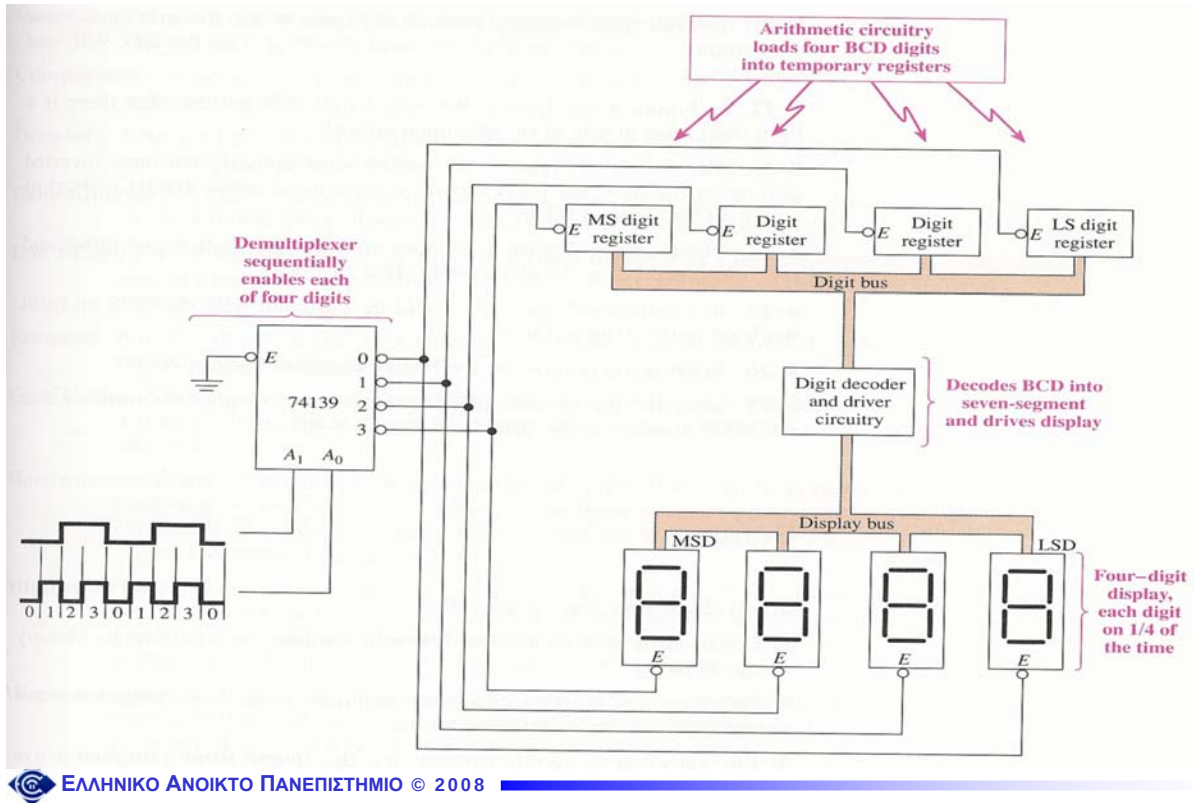


Στην ουσία ο αποπλέκτης δεν είναι τίποτε άλλο
παρά ένας αποκωδικοποιητής με είσοδο ελέγχου !!!

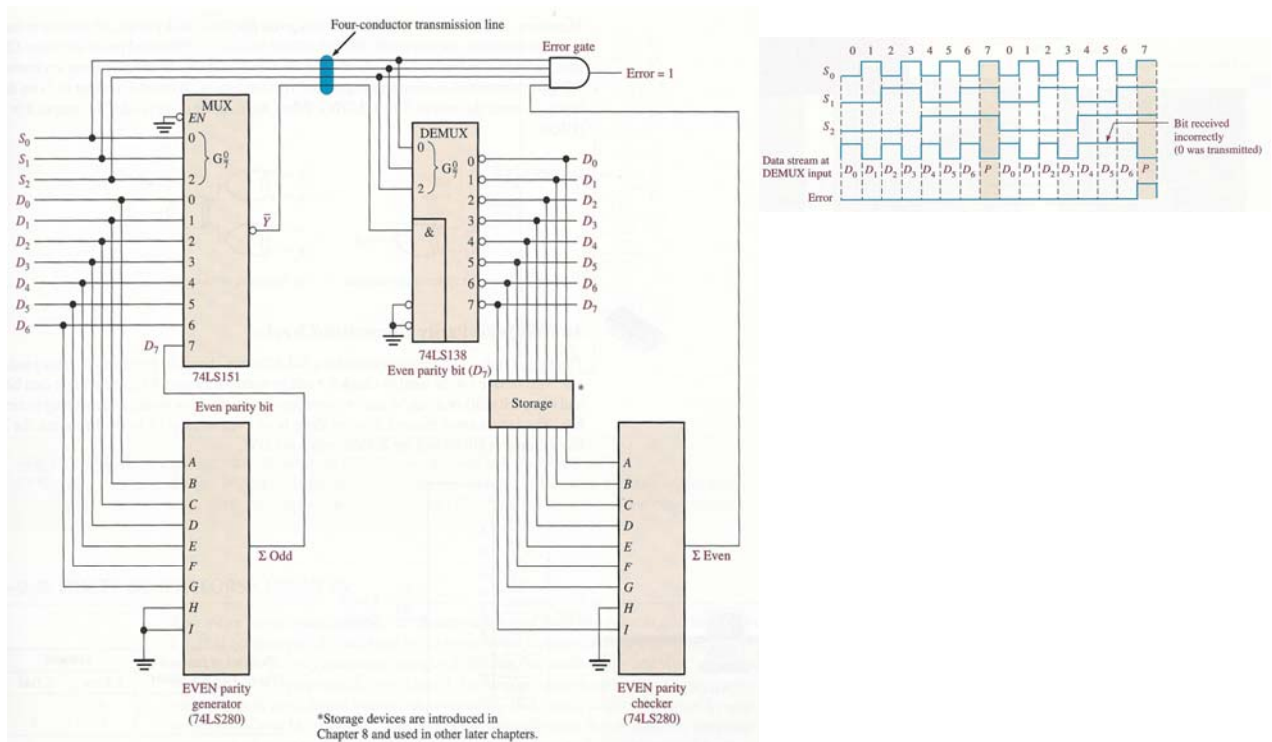
ΑΠΟΠΛΕΚΤΗΣ 1 ΓΡΑΜΜΗΣ ΣΕ 16 (1-to-16 DEMUX)



Μια Εφαρμογή χρήσης ενός αποπλέκτη 1-σε-4



Μια Εφαρμογή χρήσης πολυπλέκτη & αποπλέκτη





ΒΑΣΙΚΑ ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ

FLIP-FLOPS

ΤΟ ΒΑΣΙΚΟ FLIP-FLOP
ΧΡΟΝΙΖΟΜΕΝΑ FF ΤΥΠΟΥ SR
FF ΤΥΠΟΥ D
JK FLIP-FLOP
T FLIP-FLOP

ΠΥΡΟΔΟΤΗΣΗ ΤΩΝ FLIP-FLOPS

ΚΥΡΙΟ - ΕΞΑΡΤΗΜΕΝΟ JK FLIP-FLOP
ΑΚΜΟΠΥΡΟΔΟΤΟΥΜΕΝΑ FLIP-FLOPS
ΚΥΚΛΩΜΑΤΑ ΑΝΙΧΝΕΥΣΗΣ ΑΚΜΩΝ

ΑΣΥΓΧΡΟΝΟΙ ΕΙΣΟΔΟΙ ΤΩΝ FLIP-FLOPS

Στα **συνδυαστικά κυκλώματα** οι έξοδοι σε κάθε χρονική στιγμή εξαρτώνται αποκλειστικά και μόνο από τις εισόδους οι οποίες εφαρμόζονται την συγκεκριμένη εκείνη στιγμή. Δεν εξαρτώνται ούτε από την σειρά με την οποία αυτές οι εισόδους εφαρμόσθηκαν, ούτε από την κατάσταση του κυκλώματος πριν αυτές εφαρμοσθούν.

ΠΡΟΒΛΗΜΑ: Να σχεδιασθεί ψηφιακό σύστημα το οποίο να επιτρέπει την εκκίνηση της μηχανής του αυτοκινήτου μόνον εφόσον ο οδηγός **καθίσει** και **δέσει** την ζώνη ασφαλείας του καθίσματός του.

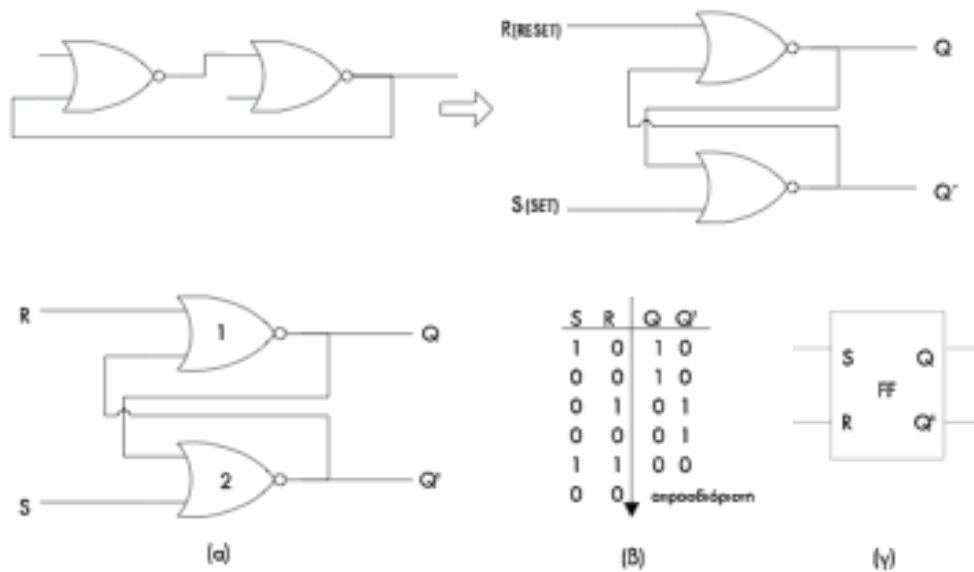


Τα κυκλώματα του παρόντος κεφαλαίου ονομάζονται **ακολουθιακά** (sequential). Στα ακολουθιακά κυκλώματα οι έξοδοι σε κάθε χρονική στιγμή εξαρτώνται **όχι μόνον από τις τιμές των εισόδων τη χρονική εκείνη στιγμή, αλλά και από τις τιμές των εξόδων των στοιχείων μνήμης του κυκλώματος την προηγούμενη χρονική στιγμή.**

Τα ακολουθιακά κυκλώματα χωρίζονται σε δύο μεγάλες κατηγορίες, στα **σύγχρονα** (synchronous) και στα **ασύγχρονα** (asynchronous), ανάλογα με το εάν αυτά επηρεάζονται σε συγκεκριμένες χρονικές στιγμές ή όχι. Αυτό σημαίνει ότι τα σύγχρονα ακολουθιακά κυκλώματα λειτουργούν σύμφωνα με κάποιο παλμό χρονισμού (ρολόι, clock).

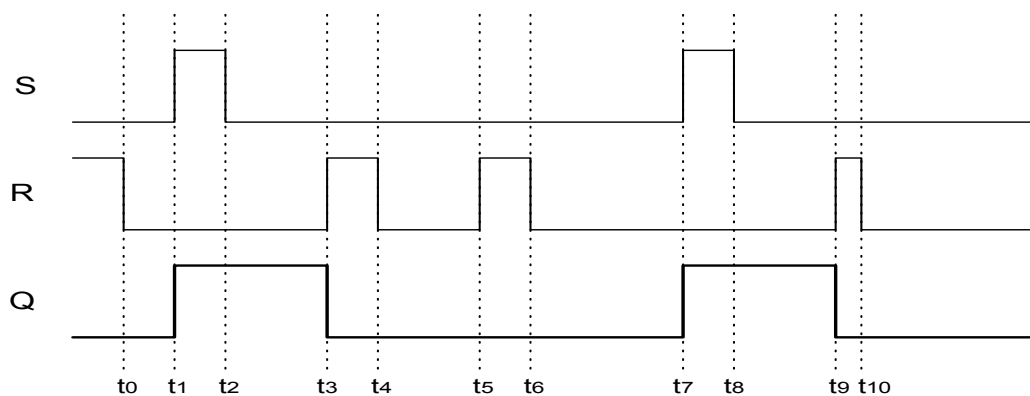


SR μανταλωτής με πύλες NOR

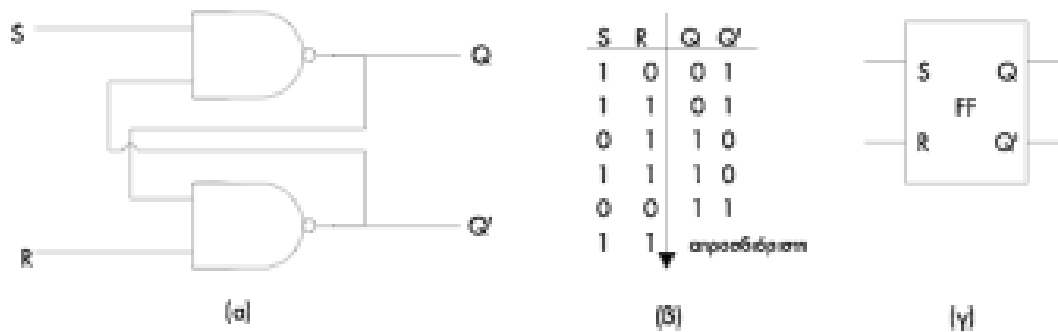


SR μανταλωτής με πύλες NOR: (α) λογικό διάγραμμα, (β) πίνακας αλήθειας, (γ) σύμβολο

Παράδειγμα: Να σχεδιαστεί η κυματομορφή της εξόδου Q ενός SR μανταλωτή με πύλες NOR



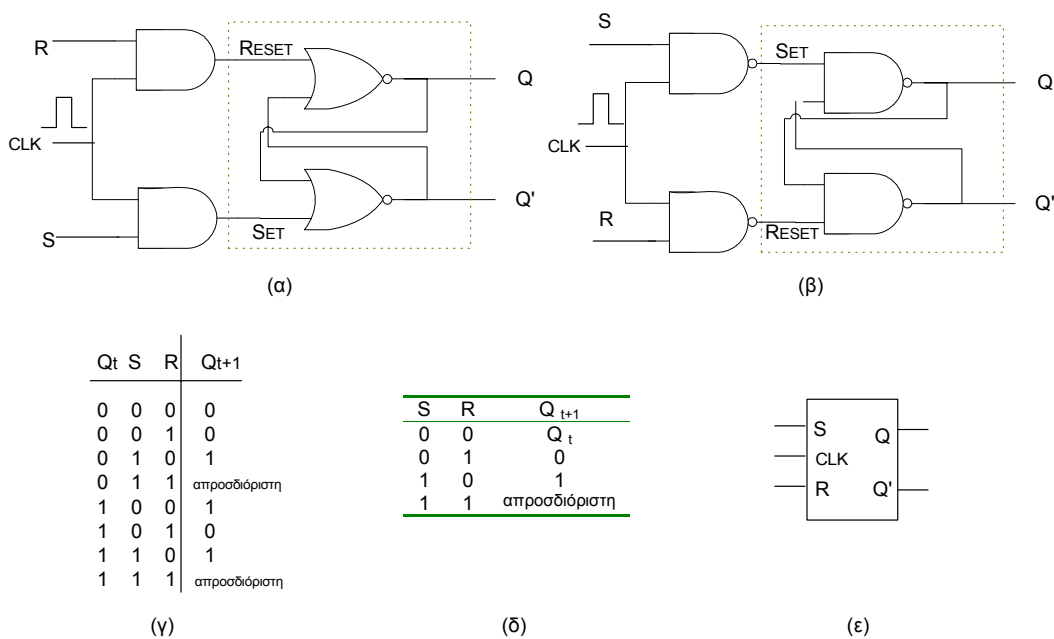
Flip-flop με πύλες NAND



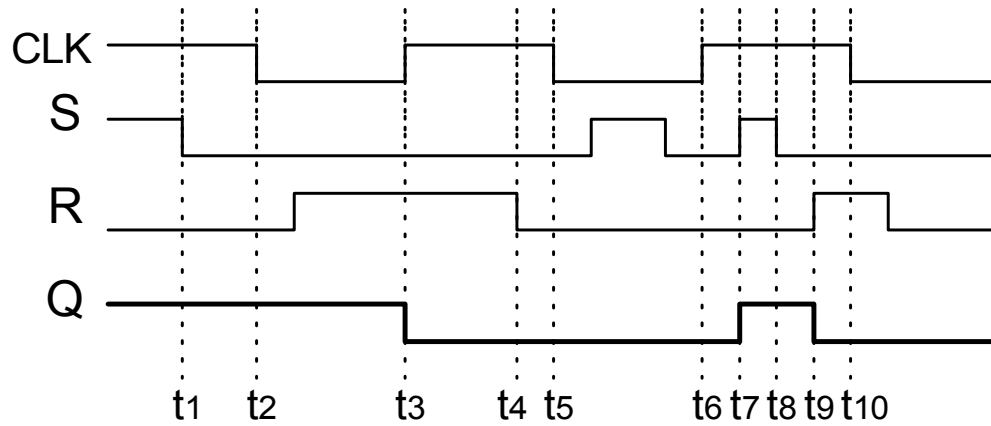
SR μανταλωτής με πύλες NAND: λογικό διάγραμμα, (β) πίνακας αλήθειας, (γ) σύμβολο



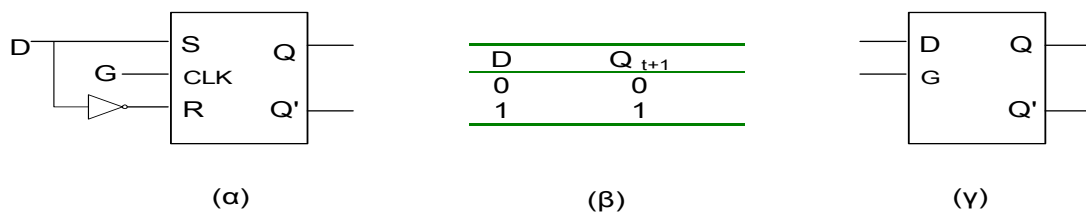
ΧΡΟΝΙΖΟΜΕΝΑ FF ΤΥΠΟΥ SR



Παράδειγμα: Να σχεδιασθεί η κυματομορφή της εξόδου Q ενός χρονιζόμενου SR FF (μανταλωτή) για τις παρακάτω κυματομορφές εισόδου.



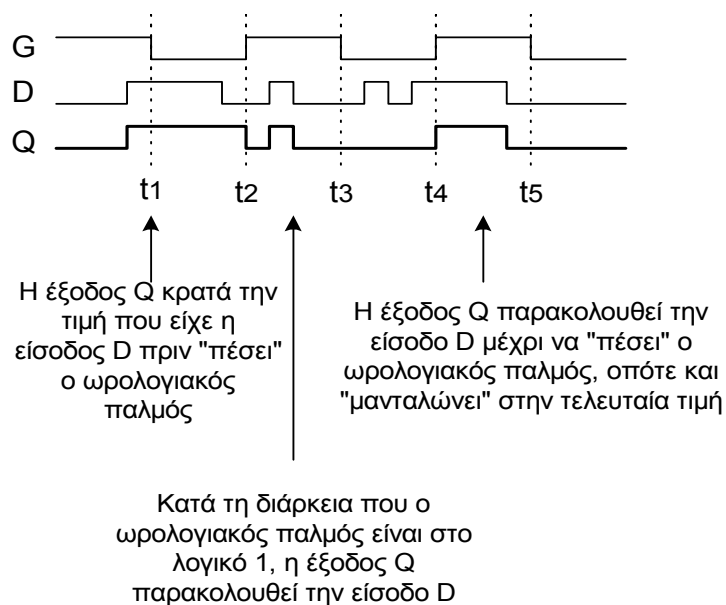
FF ΤΥΠΟΥ D



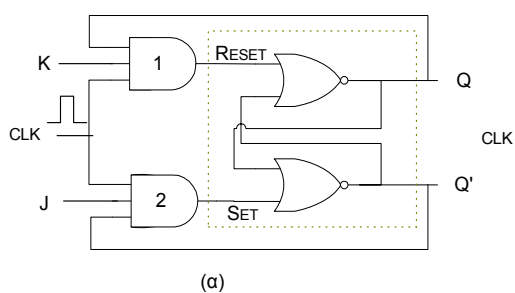
FF τύπου D (μανταλωτής D): (α) λογικό κύκλωμα, (β) πίνακας λειτουργίας, (γ) σύμβολο



Παράδειγμα: Σχεδιάστε την κυματομορφή της εξόδου Q για τις εισόδους D και G του Σχήματος

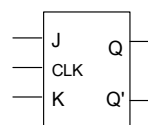


JK FLIP-FLOP

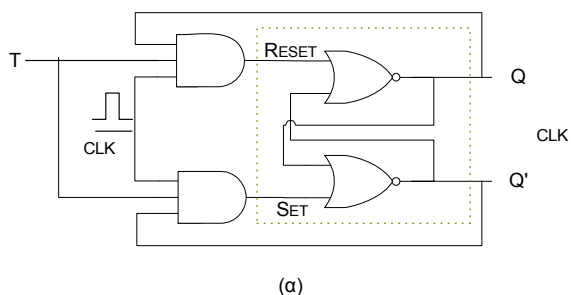


J	K	Q_{t+1}
0	0	Q_t
0	1	0
1	0	1
1	1	Q'_t

(β)

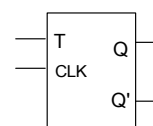


T FLIP-FLOP

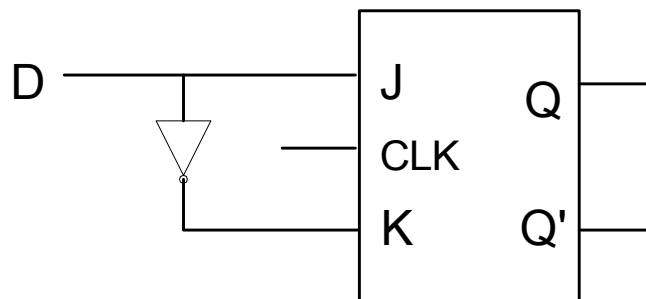


T	Q_{t+1}
0	Q_t
1	Q'_t

(β)



Παράδειγμα: Να μετατρέψετε ένα JK FF σε D FF



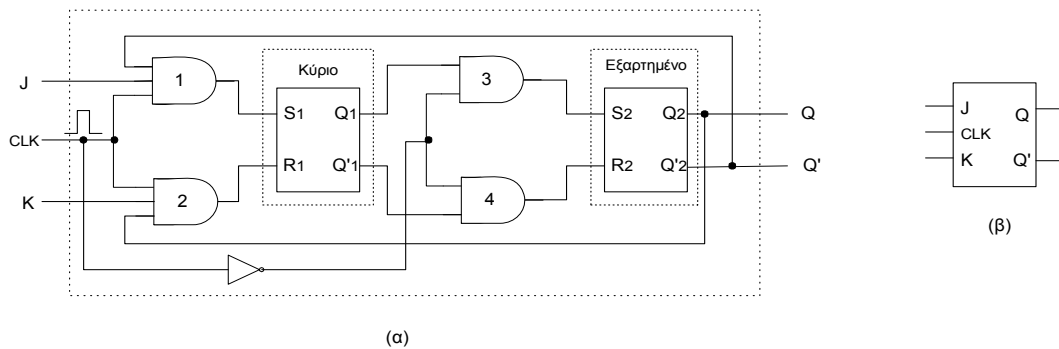
ΠΥΡΟΔΟΤΗΣΗ ΤΩΝ FLIP-FLOPS

Πρόβλημα: Το JK FF, όπως και το T FF, που αναλύσαμε στην προηγούμενη ενότητα παρουσιάζει την εξής αδυναμία: Όταν $CLK=1$ και $J=K=1$ (ή $T=1$), τότε αυτό αλλάζει κατάσταση. Παρατηρείστε ότι λόγω της ανατροφοδότησης που υπάρχει, αυτό θα συνεχίζει να αλλάζει καταστάσεις για όσο χρονικό διάστημα ο παλμός του ρολογιού βρίσκεται στο 1. Πόσο συχνά αλλάζει καταστάσεις; Όση είναι η καθυστέρηση διάδοσης του σήματος μέσα από το FF.

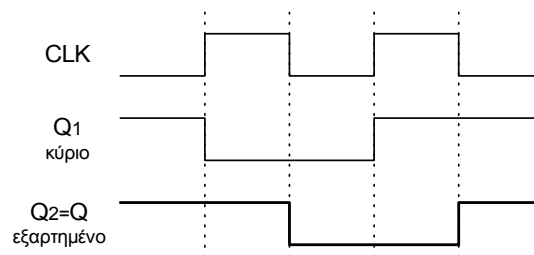
Λύσεις: Το πρόβλημα αυτό μπορεί να αντιμετωπισθεί με δύο διαφορετικούς τρόπους: **(α)** με JK FFs τύπου κύριο - εξαρτημένο (master - slave) και **(β)** με FFs τα οποία ενεργοποιούνται κατά την άνοδο ή κάθοδο του παλμού του ρολογιού (ακμοπυροδοτούμενα, edge-triggered) και όχι κατά την διάρκεια του παλμού.



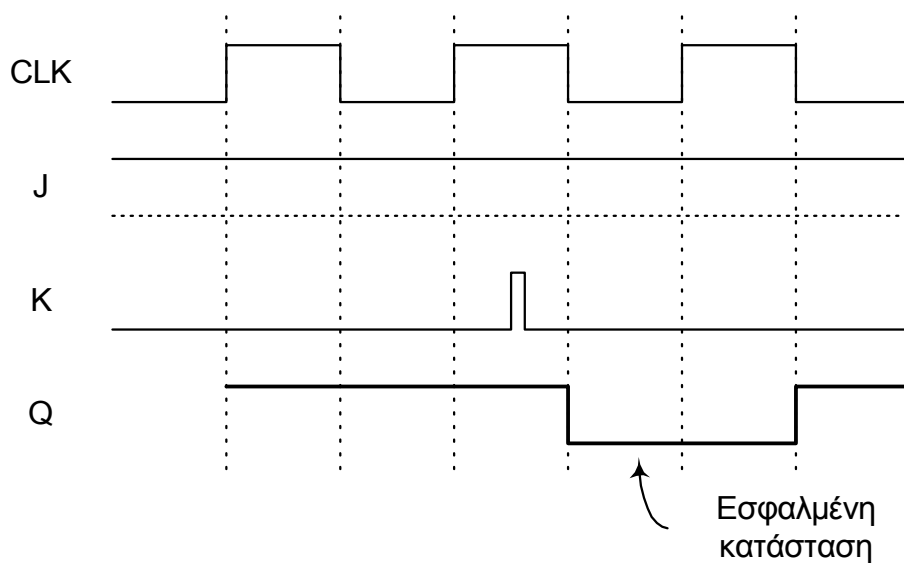
ΚΥΡΙΟ - ΕΞΑΡΤΗΜΕΝΟ JK FLIP-FLOP



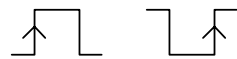
Κυματομορφές της εισόδου CLK και των εξόδων του κύριου και του εξαρτημένου FF για $J=K=1$



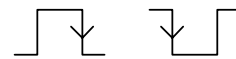
Πρόβλημα !



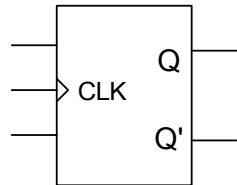
ΑΚΜΟΠΥΡΟΔΟΤΟΥΜΕΝΑ FLIP-FLOPS



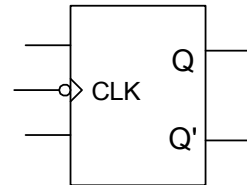
(α)



(β)

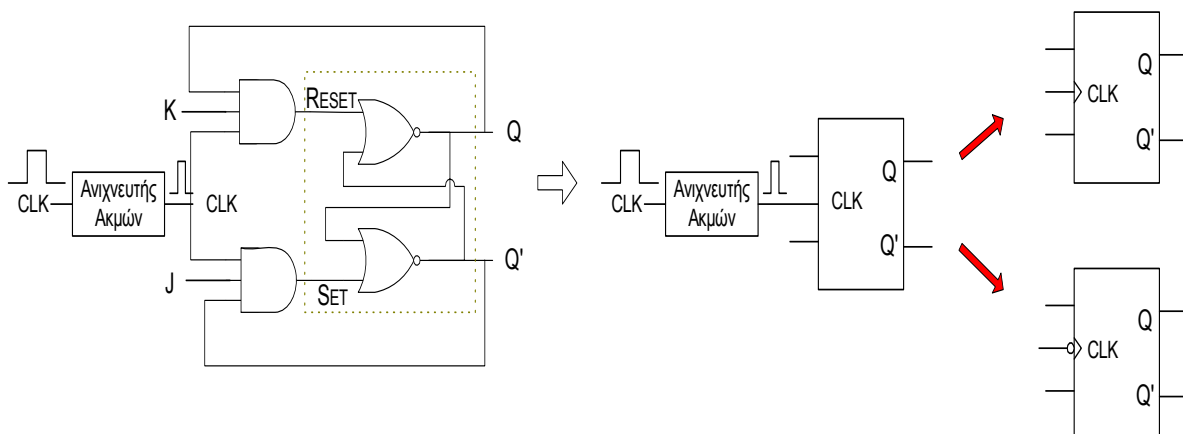


(γ)

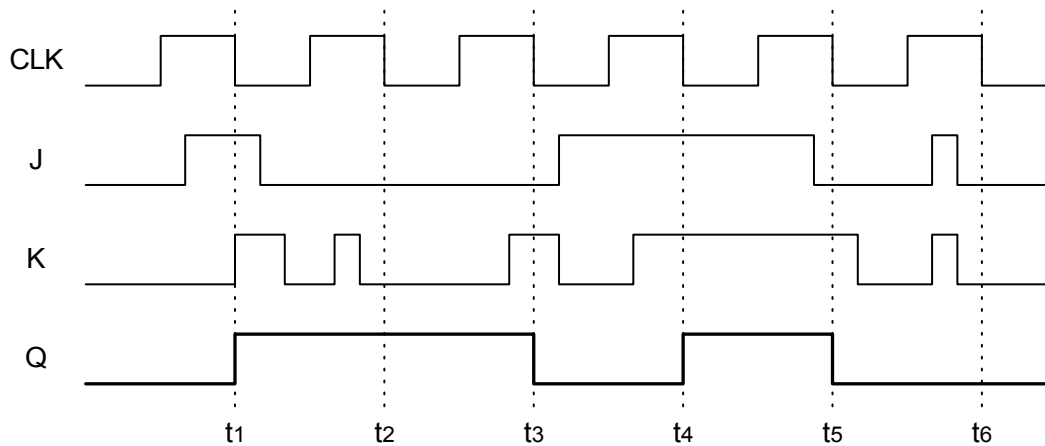


(δ)

Λογικό κύκλωμα και συμβολισμός ενός ακμοπυροδοτούμενου JK FF



Παράδειγμα: Σχεδιάστε την κυματομορφή της εξόδου Q ενός αρνητικά ακμωτροδοτούμενου JK FF για τις κυματομορφές εισόδου του Σχήματος. Θεωρείστε ότι αρχικά είχαμε $Q=0$.



Πίνακες λειτουργίας ή χαρακτηριστικοί πίνακες (function tables) των flip-flops

SR flip-flop

S	R	Q_{t+1}
0	0	Q_t
0	1	0
1	0	1
1	1	απροσδιόριστη

JK flip-flop

J	K	Q_{t+1}
0	0	Q_t
0	1	0
1	0	1
1	1	Q'_t

D flip-flop

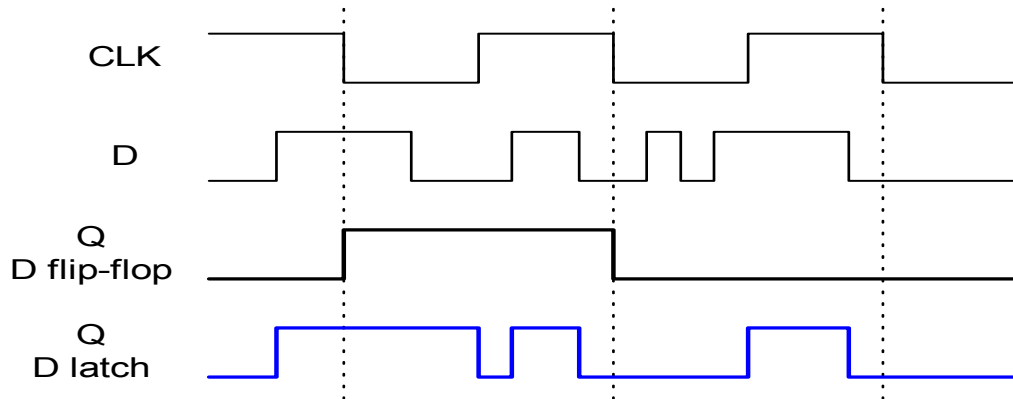
D	Q_{t+1}
0	0
1	1

T flip-flop

T	Q_{t+1}
0	Q_t
1	Q'_t

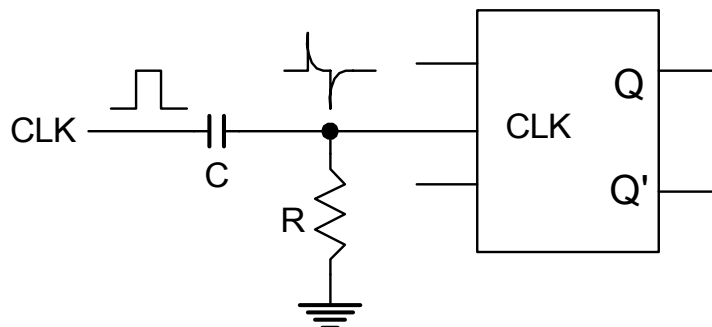


Παράδειγμα: Σχεδιάστε την κυματομορφή εξόδου Q ενός αρνητικά ακροπυροδοτούμενου D FF, όταν στις εισόδους του CLK και D εφαρμόζονται οι κυματομορφές του Σχήματος του Παραδείγματος 3. Συγκρίνετε την κυματομορφή που σχεδιάσατε με την αντίστοιχη του μανταλωτή D (D-latch) του Παραδείγματος 3. Θεωρείστε ότι αρχικά είχαμε $Q=0$.

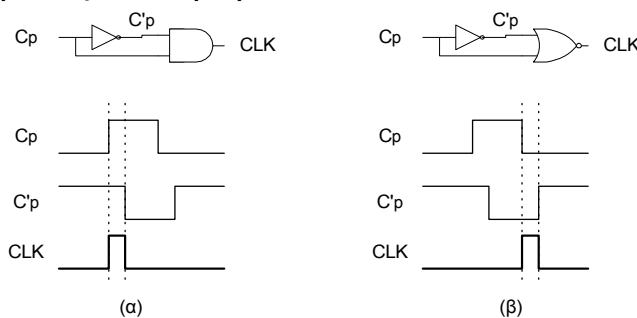


ΚΥΚΛΩΜΑΤΑ ΑΝΙΧΝΕΥΣΗΣ ΑΚΜΩΝ

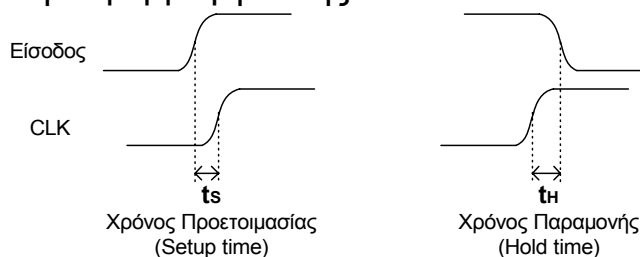
Ανίχνευση ακμών μέσω ενός απλού RC κυκλώματος διαφόρισης



Κυκλώματα ανίχνευσης (α) των θετικών και (β) των αρνητικών ακμών για την πυροδότηση των FFs

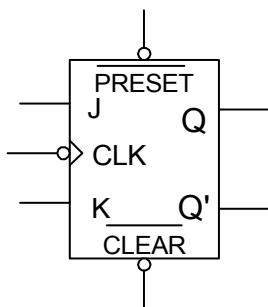


Οι είσοδοι ενός ακμοπυροδοτούμενου FF πρέπει να είναι σταθερές για χρόνο t_s πριν την εφαρμογή της ενεργού ακμής, καθώς και για χρόνο t_H μετά την εφαρμογή αυτής.



ΑΣΥΓΧΡΟΝΟΙ ΕΙΣΟΔΟΙ ΤΩΝ FLIP-FLOPS

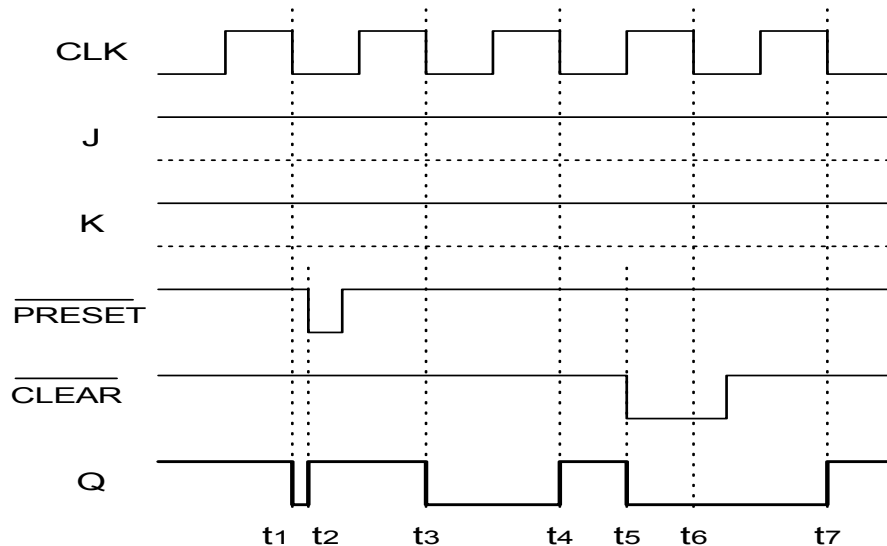
Αρνητικά ακμοπυροδοτούμενα JK FF με ασύγχρονες εισόδους



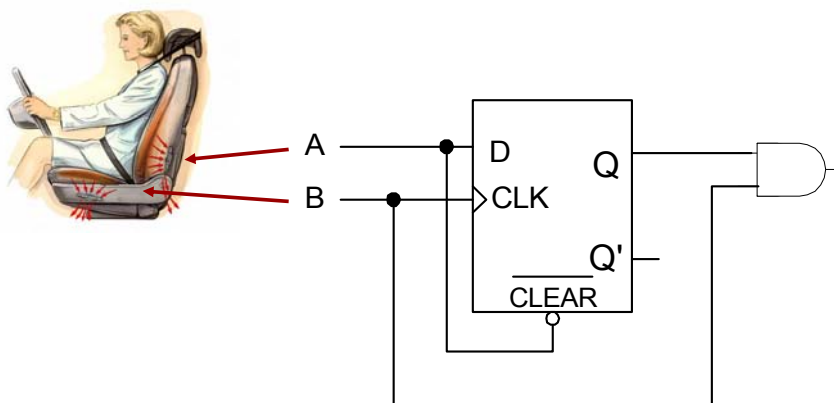
PRESET	CLEAR	Λειτουργία FF
0	0	Δεν χρησιμοποιείται
0	1	$Q=1$
1	0	$Q=0$
1	1	Κανονική σύγχρονη λειτουργία



Παράδειγμα: Για ένα αρνητικά ακροπυροδοτούμενο JK FF να σχεδιάσετε την κυματομορφή εξόδου, όταν στις ασύγχρονες εισόδους του εφαρμόζονται οι παλμοί του Σχήματος και οι είσοδοι J, K είναι μόνιμα συνδεδεμένες στην τάση τροφοδοσίας V_{cc} . Θεωρείστε ότι αρχικά η έξοδος του FF ήταν $Q=1$.

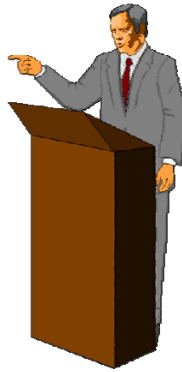


Η απάντηση στο πρόβλημα της ζώνης ασφαλείας:



Καταλαβαίνουμε ότι η είσοδος **A** αντιστοιχεί στο γεγονός ότι **"ο οδηγός είναι καθισμένος"** και η είσοδος **B** στο ότι **"η ζώνη ασφαλείας είναι προσδεδεμένη"**.

Έπεται και συνέχεια ...



ΣΥΓΧΡΟΝΑ ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ

Σύγχρονο ακολουθιακό κύκλωμα είναι εκείνο του οποίου όλα τα FFs χρονίζονται με το ίδιο ρολόι (clock).

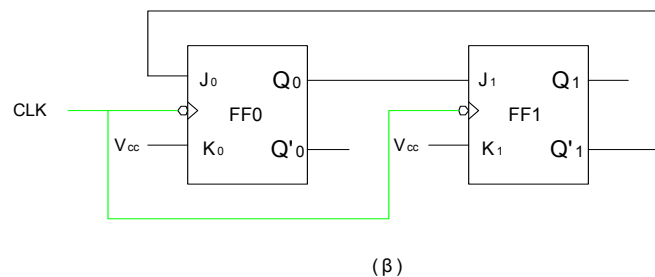
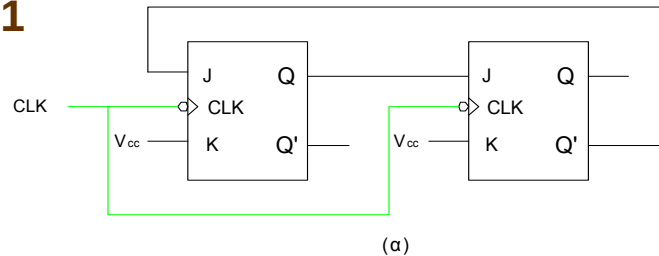
- **Ανάλυση Σύγχρονων Ακολουθιακών Κυκλωμάτων**
- **Σχεδίαση Σύγχρονων Ακολουθιακών Κυκλωμάτων**



ΑΝΑΛΥΣΗ ΣΥΓΧΡΟΝΩΝ ΑΚΟΛΟΥΘΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Σύγχρονα ακολουθιακά κυκλώματα χωρίς εξωτερικές εισόδους και εξόδους

Παράδειγμα 1



Βήμα Α1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

$$\begin{aligned} J_0 &= Q'_1 & J_1 &= Q_0 \\ K_0 &= 1 & K_1 &= 1 \end{aligned}$$

Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων

ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ	ΕΙΣΟΔΟΙ	ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ
Q ₁ Q ₀	J ₁ K ₁ J ₀ K ₀	Q ₁ Q ₀
0 0	0 1 1 1	0 1
0 1	1 1 1 1	1 0
1 0	0 1 0 1	0 0
1 1	1 1 0 1	0 0

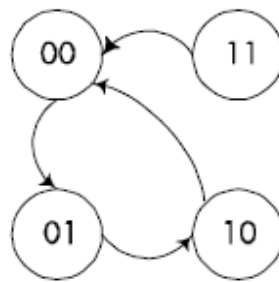
Καταγράφονται ΟΛΟΙ οι
δυνατοί συνδυασμοί
(δυνατές καταστάσεις)

Προκύπτουν από τις
συναρτήσεις εισόδου και τις
τιμές της παρούσας
κατάστασης

Προκύπτουν από τις τιμές των
εισόδων J, K και τις τιμές της
παρούσας κατάστασης Q
καθενός FF



Βήμα A3: Σχεδιάζουμε το διάγραμμα καταστάσεων



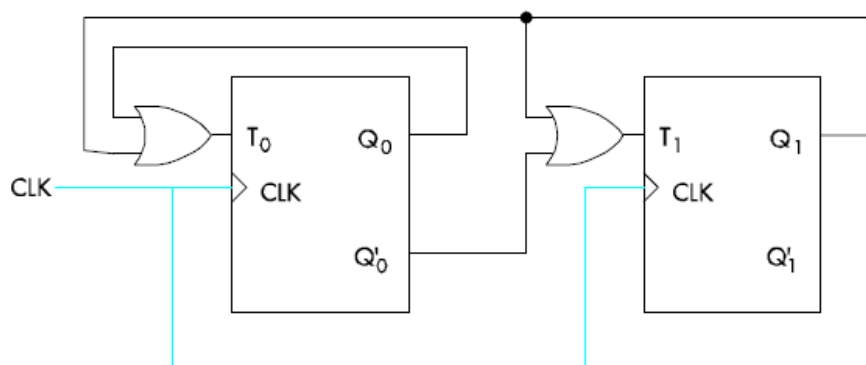
mod-3 up

Παρατηρήσεις

Παρατηρούμε ότι **οι ωρολογιακοί παλμοί δεν δείχνονται στον πίνακα και στο διάγραμμα καταστάσεων**. Εννοείται ότι από την παρούσα κατάσταση μεταβαίνουμε στην επόμενη κατάσταση με την έλευση της ενεργού ακμής πυροδότησης του ωρολογιακού παλμού CLK.

Για την κατάστρωση του πίνακα βασιζόμαστε εκτός από την παρούσα κατάσταση και τις τιμές των εισόδων, και στον πίνακα λειτουργίας του FF. Με άλλα λόγια, **οι πίνακες λειτουργίας των FFs είναι απαραίτητοι** για την ανάλυση ενός ακολουθιακού κυκλώματος.

Παράδειγμα 2



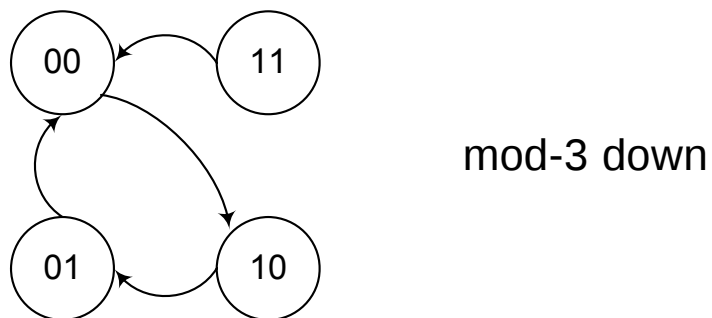
Βήμα A1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

$$T_0 = Q_0 + Q_1 \quad T_1 = Q'_0 + Q_1$$

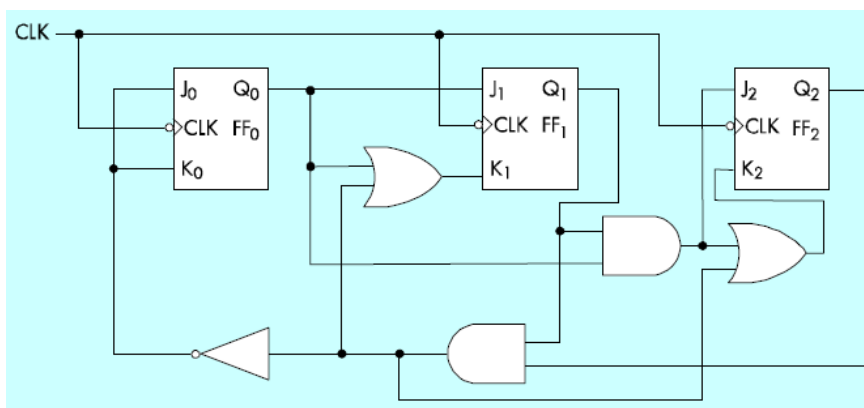
Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων

ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ		ΕΙΣΟΔΟΙ		ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ	
Q_1	Q_0	T_1	T_0	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	0
1	0	1	1	0	1
1	1	1	1	0	0

Βήμα Α3: Σχεδιάζουμε το διάγραμμα καταστάσεων



Παράδειγμα 3



Βήμα Α1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

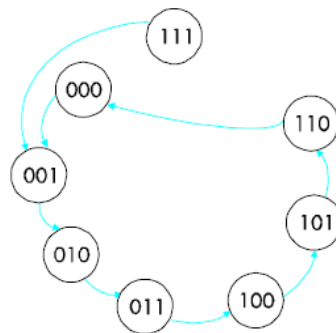
$$J_0 = K_0 = (Q_1 Q_2)' \quad J_1 = Q_0 \quad J_2 = Q_0 Q_1$$

$$K_1 = Q_0 + Q_1 Q_2 \quad K_2 = Q_0 Q_1 + Q_2 Q_1 = (Q_0 + Q_2) Q_1$$

Βήμα A2: Καταstrώνουμε τον πίνακα καταστάσεων

Π.Κ.			ΕΙΣΟΔΟΙ			Ε.Κ.		
Q_2	Q_1	Q_0	J_2K_2	J_1K_1	J_0K_0	Q_2	Q_1	Q_0
0	0	0	0 0	0 0	1 1	0	0	1
0	0	1	0 0	1 1	1 1	0	1	0
0	1	0	0 0	0 0	1 1	0	1	1
0	1	1	1 1	1 1	1 1	1	0	0
1	0	0	0 0	0 0	1 1	1	0	1
1	0	1	0 0	1 1	1 1	1	1	0
1	1	0	0 1	0 1	0 0	0	0	0
1	1	1	1 1	1 1	0 0	0	0	1

Βήμα A3: Σχεδιάζουμε το διάγραμμα καταστάσεων

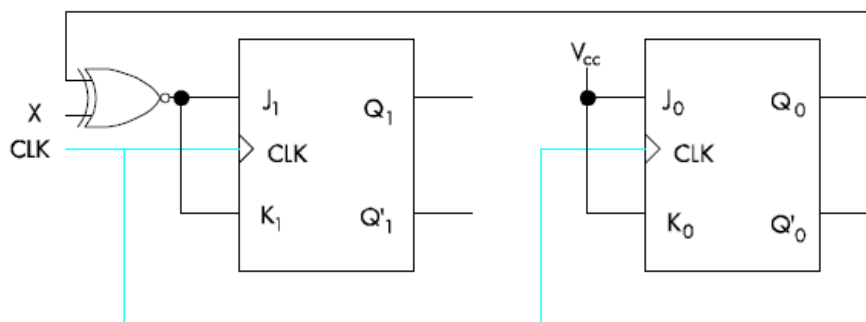


mod-7



Σύγχρονα ακολουθιακά κυκλώματα με εξωτερικές εισόδους

Παράδειγμα 4



Βήμα A1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

$$J_1 = K_1 = X \odot Q_0$$

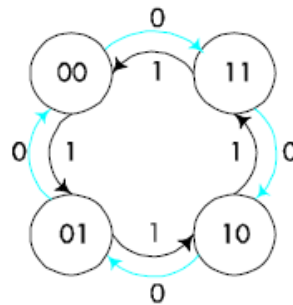
$$J_0 = K_0 = 1$$



Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων

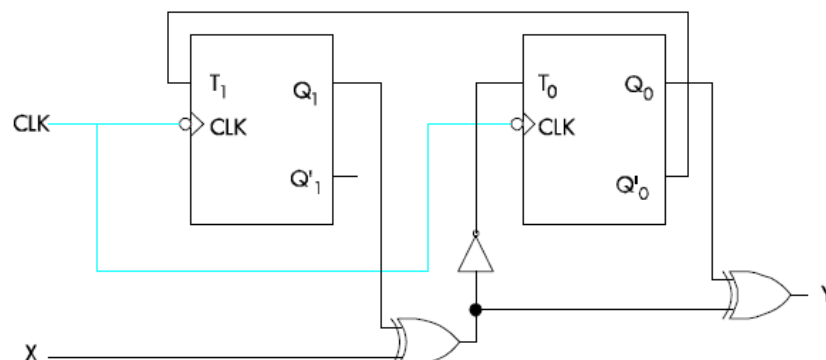
ΕΙΣΟΔΟΣ & ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ			ΕΙΣΟΔΟΙ				ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ	
X	Q ₁	Q ₀	J ₁	K ₁	J ₀	K ₀	Q ₁	Q ₀
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

Βήμα Α3: Σχεδιάζουμε το διάγραμμα καταστάσεων



Σύγχρονα ακολουθιακά κυκλώματα με εξωτερικές εισόδους και εξόδους

Παράδειγμα 5



Βήμα Α1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

$$T_1 = Q'_0 \quad T_0 = X \odot Q_1$$

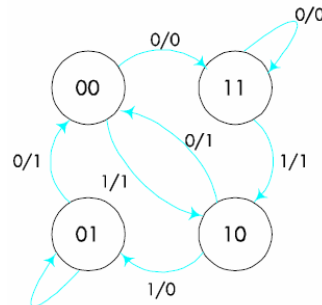
$$Y = X \oplus Q_1 \oplus Q_0$$



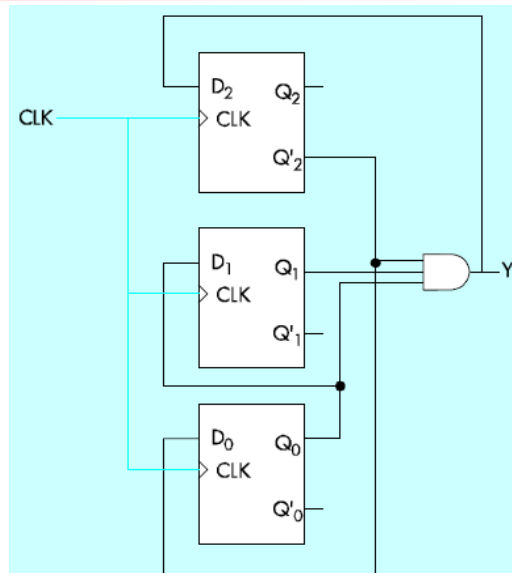
Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων

ΕΙΣΟΔΟΣ & ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ			ΕΙΣΟΔΟΙ		ΕΞΟΔΟΣ	ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ	
X	Q ₁	Q ₀	T ₁	T ₀	Y	Q ₁	Q ₀
0	0	0	1	1	0	1	1
0	0	1	0	1	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	0	1	1
1	0	0	1	0	1	1	0
1	0	1	0	0	0	0	1
1	1	0	1	1	0	0	1
1	1	1	0	1	1	1	0

Βήμα Α3: Σχεδιάζουμε το διάγραμμα καταστάσεων



Παράδειγμα 6



Βήμα Α1: Γράφουμε τις λογικές συναρτήσεις των εισόδων των FFs.

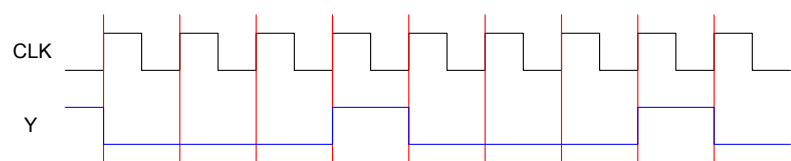
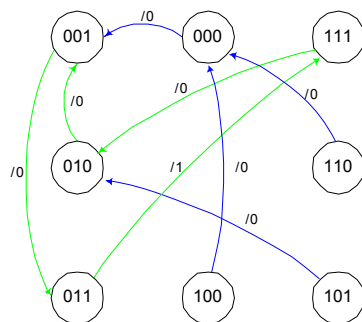
$$D_0 = Q_2' \quad D_1 = Q_0 \quad D_2 = Q_0 Q_1 Q_2'$$

$$Y = Q_0 Q_1 Q_2'$$

Βήμα Α2: Καταstrώνουμε τον πίνακα καταστάσεων

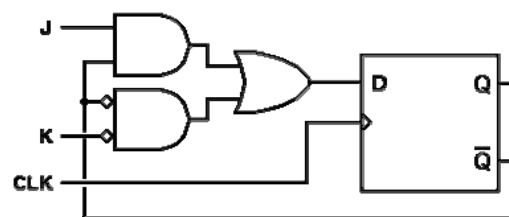
ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ			ΕΙΣΟΔΟΙ			ΕΞΟΔΟΣ	ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ		
Q ₂	Q ₁	Q ₀	D ₂	D ₁	D ₀	Y	Q ₂	Q ₁	Q ₀
0	0	0	0	0	1	0	0	0	1
0	0	1	0	1	1	0	0	1	1
0	1	0	0	0	1	0	0	0	1
0	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	0	0	0
1	0	1	0	1	0	0	0	1	0
1	1	0	0	0	0	0	0	0	0
1	1	1	0	1	0	0	0	1	0

Βήμα Α3: Σχεδιάζουμε το διάγραμμα καταστάσεων

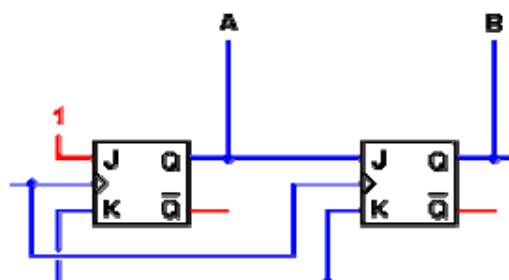


Άσκηση 1η: Να αναλυθούν τα κυκλώματα

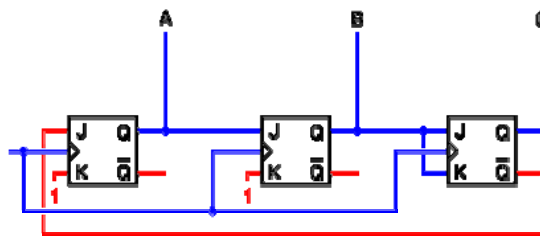
1



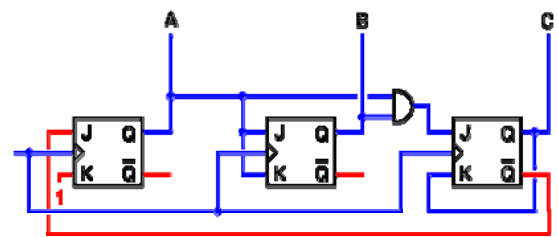
2



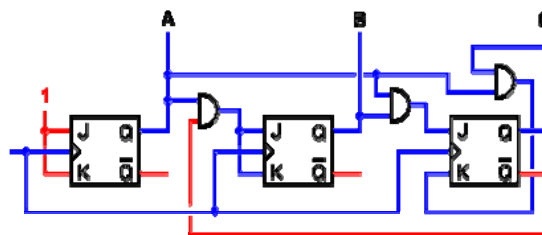
Άσκηση 2^η: Να αναλυθούν τα κυκλώματα



3

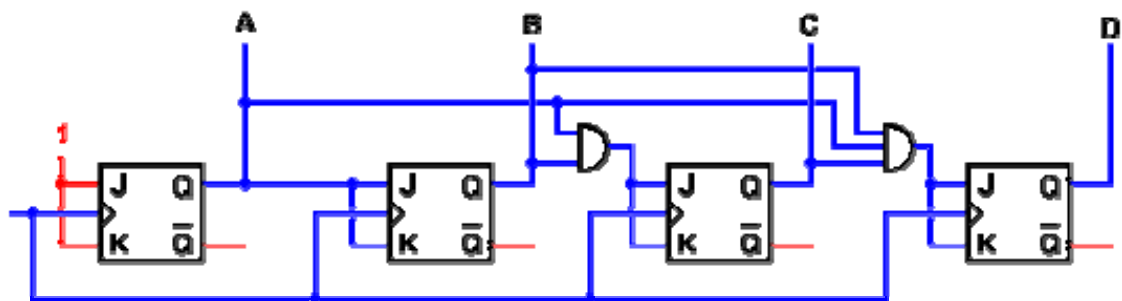


4



5

Άσκηση 3^η: Να αναλυθεί το κύκλωμα



6

ΣΧΕΔΙΑΣΗ ΣΥΓΧΡΟΝΩΝ ΑΚΟΛΟΥΘΙΑΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.

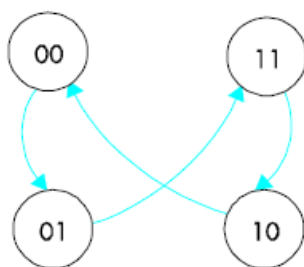
Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.

Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.



Παράδειγμα 7: Με FFs τύπου JK αρνητικής ακμής πυροδότησης, να σχεδιασθεί ΣΑΚ το οποίο να "περνά" διαδοχικά από τις καταστάσεις 0, 1, 3, 2 (δηλαδή να απαριθμεί σύμφωνα με τον κώδικα Gray).

Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.



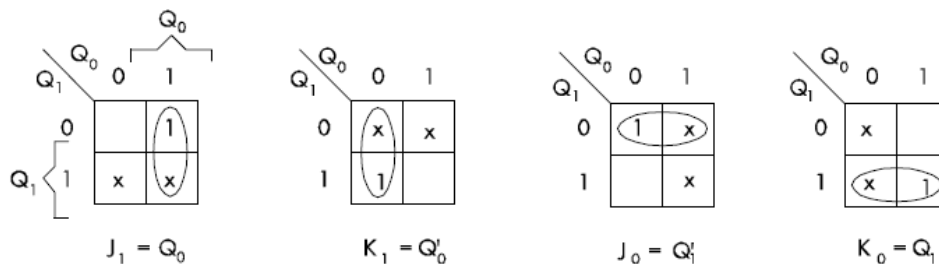
Π.Κ.	
Q ₁	Q ₀
0	0
0	1
1	0
1	1

Ε.Κ.	
Q ₁	Q ₀
0	1
1	1
0	0
1	0

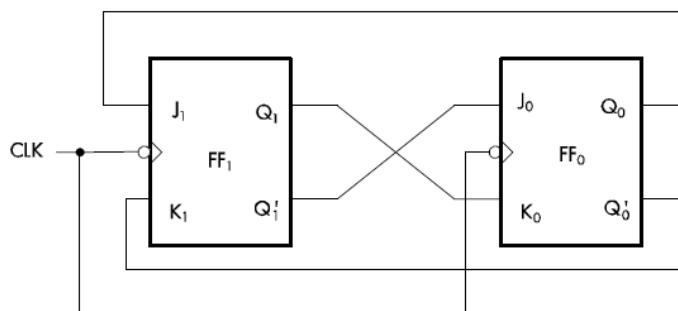
ΕΙΣΟΔΟΙ	
J ₁ K ₁	J ₀ K ₀
0 X	1 X
1 X	X 0
X 1	0 X
X 0	X 1



Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.



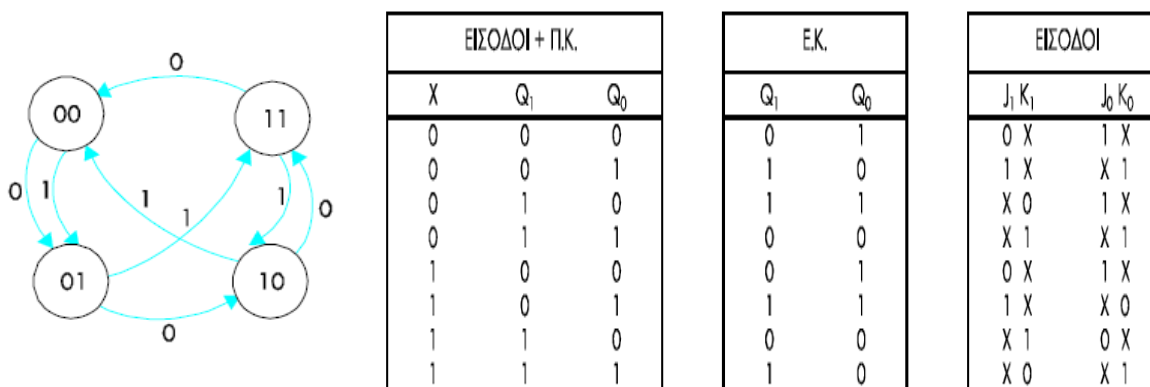
Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.



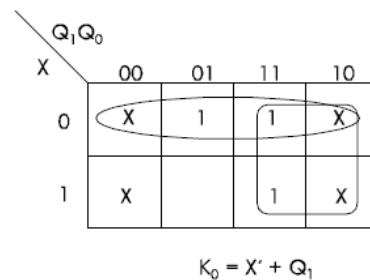
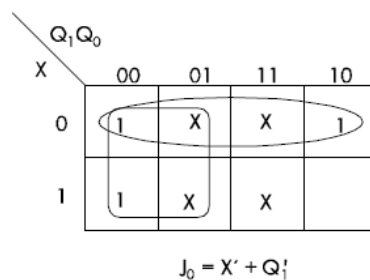
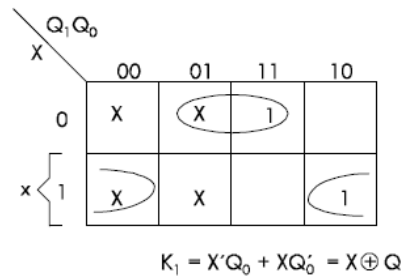
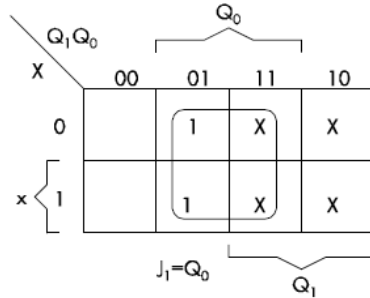
Παράδειγμα 8:

Με την χρήση FFs τύπου JK θετικής ακμής πυροδότησης να σχεδιαστεί ΣΑΚ το οποίο να "περνά" από τις καταστάσεις 0, 1, 2, 3 (κανονική απαρίθμηση) ή 0, 1, 3, 2 (απαρίθμηση σύμφωνα με τον κώδικα Gray) ανάλογα με το αν η είσοδος X είναι 0 ή 1 αντίστοιχα.

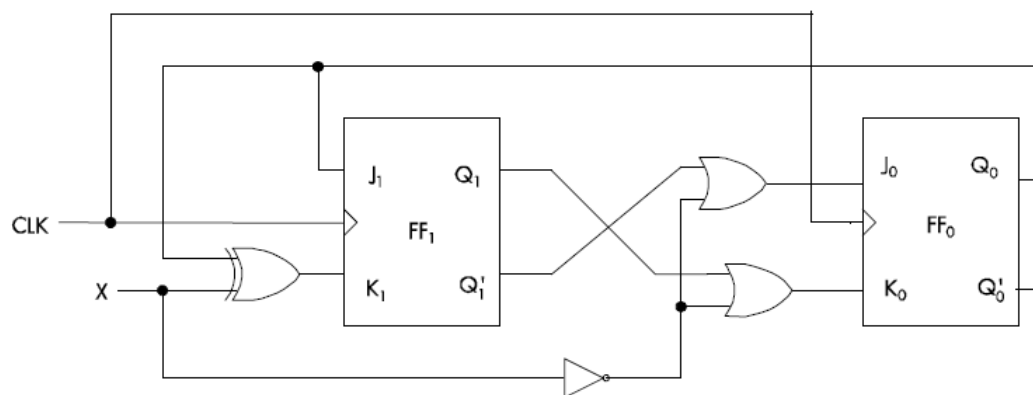
Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.



Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.



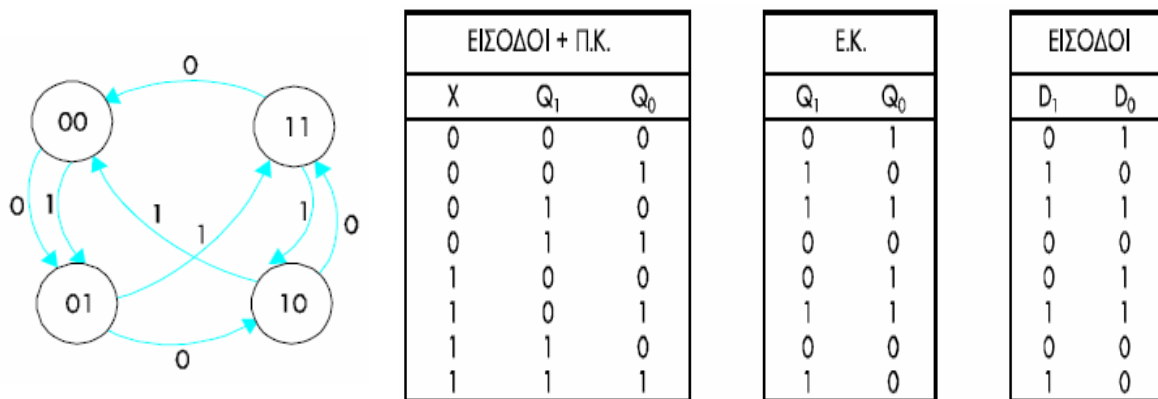
Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.



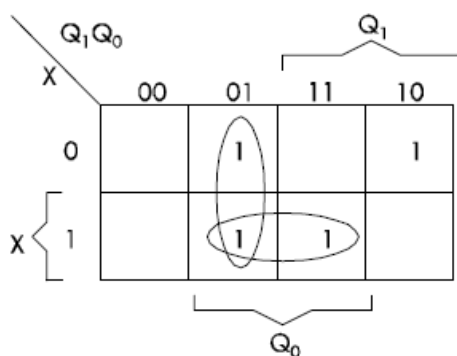
Παράδειγμα 9:

Με την χρήση FFs τύπου **D θετικής ακμής** πυροδότησης να σχεδιαστεί ΣΑΚ το οποίο να "περνά" από τις καταστάσεις 0, 1, 2, 3 (κανονική απαρίθμηση) ή 0, 1, 3, 2 (απαρίθμηση σύμφωνα με τον κώδικα Gray) ανάλογα με το αν η είσοδος X είναι 0 ή 1 αντίστοιχα.

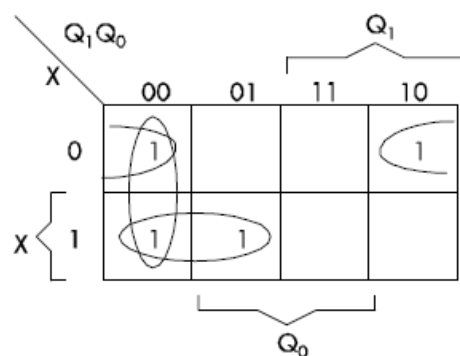
Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.



Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.



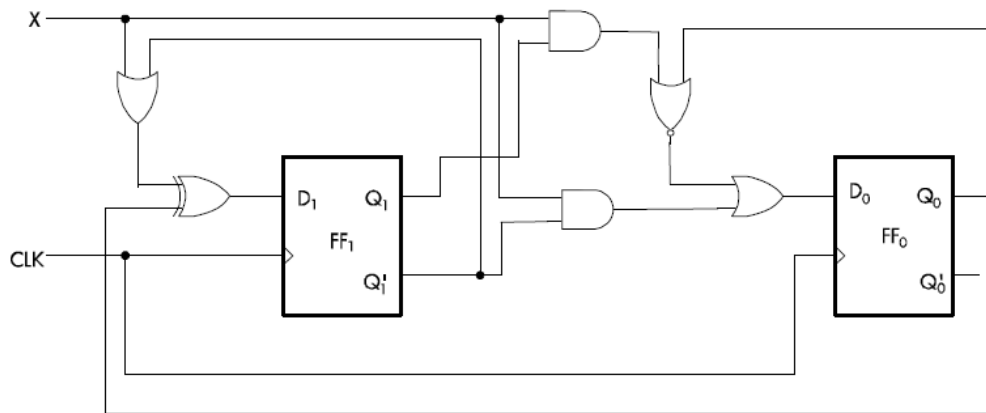
$$\begin{aligned}
 D_1 &= Q_0 Q_1 + Q_0 X + Q_0' Q_1 X' = \\
 &= Q_0 (Q_1 + X) + Q_0' (Q_1 + X)' = \\
 &= Q_0 \oplus (Q_1 + X)
 \end{aligned}$$



$$\begin{aligned}
 D_0 &= Q_0' Q_1 + Q_0' X + Q_1 X = \\
 &= Q_0' (Q_1 + X) + Q_1 X = \\
 &= Q_0' (Q_1 X)' + Q_1 X = \\
 &= (Q_0 + Q_1 X)' + Q_1 X
 \end{aligned}$$



Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.

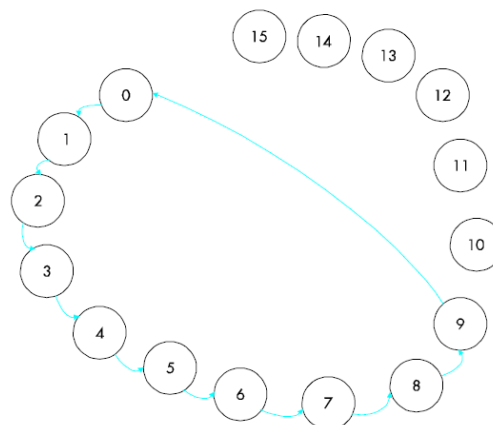


Σύγχρονα ακολουθιακά κυκλώματα με αδιάφορες καταστάσεις

Παράδειγμα 10:

Με FF τύπου JK αρνητικής ακμής πυροδότησης να σχεδιάσετε ΣΑΚ το οποίο να διατρέχει τις τιμές 0 μέχρι και 9.

Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.



Π.Κ.				Ε.Κ.				ΕΙΣΟΔΟΙ			
Q_3	Q_2	Q_1	Q_0	Q_3	Q_2	Q_1	Q_0	$J_3 K_3$	$J_2 K_2$	$J_1 K_1$	$J_0 K_0$
0	0	0	0	0	0	0	1	0	X	0	X
0	0	0	1	0	0	1	0	0	X	0	X
0	0	1	0	0	0	1	1	0	X	0	X
0	0	1	1	0	1	0	0	0	X	1	X
0	1	0	0	0	1	0	1	0	X	X	0
0	1	0	1	0	1	1	0	0	X	X	0
0	1	1	0	1	0	0	0	1	X	X	1
0	1	1	1	1	0	0	1	X	0	0	X
1	0	0	0	1	0	0	0	X	1	0	X
1	0	0	1	0	0	0	0	X	1	0	X
1	0	1	0	X	X	X	X	X	X	X	X
1	0	1	1	X	X	X	X	X	X	X	X
1	1	0	0	X	X	X	X	X	X	X	X
1	1	0	1	X	X	X	X	X	X	X	X
1	1	1	0	X	X	X	X	X	X	X	X
1	1	1	1	X	X	X	X	X	X	X	X
1	1	1	1	X	X	X	X	X	X	X	X

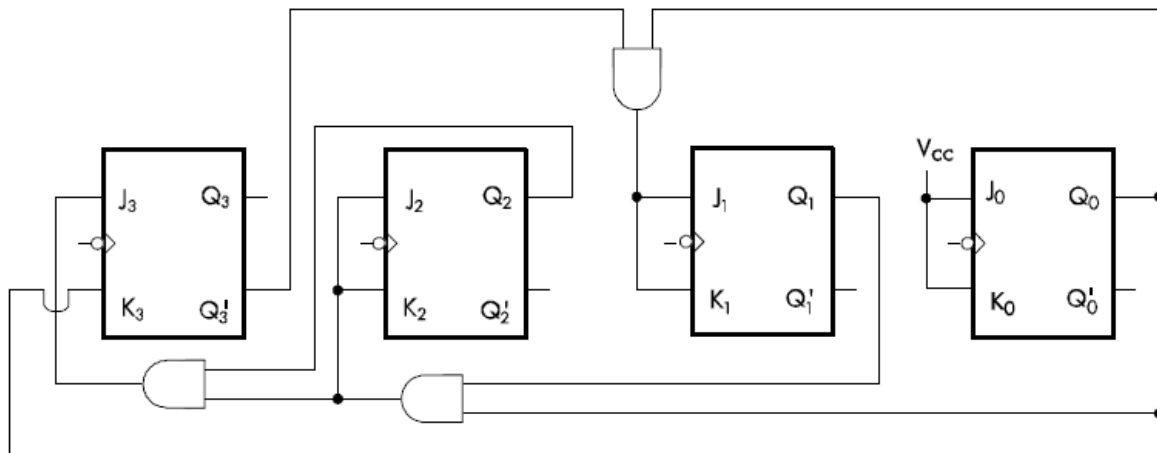


Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.

$J_3 = Q_0 Q_1 Q_2$	$J_2 = Q_0 Q_1$	$J_1 = Q_0 Q_1$	$J_0 = 1$
$K_3 = Q_0$	$K_2 = Q_0 Q_1$	$K_1 = Q_0 Q_1$	$K_0 = 1$



Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.



Βήμα Σ4: Έλεγχος ορθής λειτουργίας του κυκλώματος.

Βήμα Α1: Γράφουμε τις συναρτήσεις εισόδου των FFs.
 $J_3 = Q_2 Q_1 Q_0$ $J_2 = K_2 = Q_1 Q_0$ $J_1 = K_1 = Q_3 Q_0$ $J_0 = K_0 = 1$
 $K_3 = Q_0$

Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων.

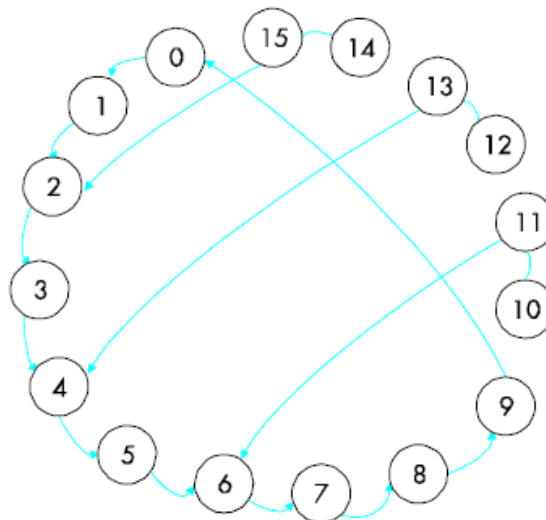
Π.Κ.			
Q_3	Q_2	Q_1	Q_0
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

ΕΙΣΟΔΟΙ					
J_3	K_3	J_2	K_2	J_1	K_1
0	0	0	0	0	0
0	1	1	1	0	0
0	0	0	0	0	0
0	1	0	0	0	0
0	0	0	0	0	0
1	1	1	1	0	0

Ε.Κ.			
Q_3	Q_2	Q_1	Q_0
1	0	1	1
0	1	1	0
1	1	0	1
0	1	0	0
1	1	1	1
0	0	1	0



Βήμα Α3: Σχεδιάζουμε το διάγραμμα καταστάσεων.



αυτόματη εκκίνηση (self-starting) / αυτόματη διόρθωση (self-correcting)



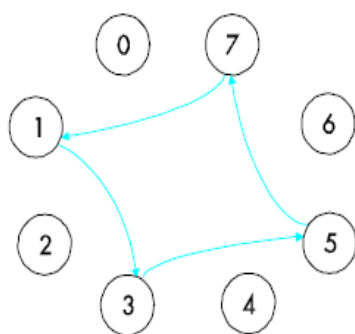
Παράδειγμα 11:

Σχεδιάστε ΣΑΚ το οποίο να διατρέχει διαδοχικά τους αριθμούς 1, 3, 5, 7.

Προσοχή!

3 FFs απαιτούνται και όχι 2, όπως αρχικά μπορεί κάποιος να σκεφτεί βλέποντας τις 4 καταστάσεις!

Βήμα Σ1: Σχεδιάζουμε το διάγραμμα καταστάσεων του κυκλώματος και από αυτό καταστρώνουμε τον πίνακα καταστάσεων.



Π.Κ.		
Q_2	Q_1	Q_0
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

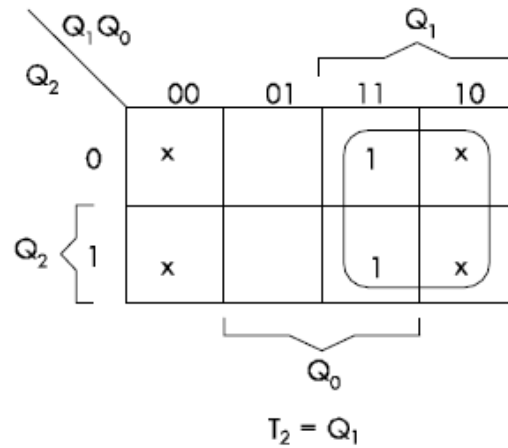
Ε.Κ.		
Q_2	Q_1	Q_0
X	X	X
0	1	1
X	X	X
1	0	1
X	X	X
1	1	1
X	X	X
0	0	1

ΕΙΣΟΔΟΙ		
T_2	T_1	T_0
X	X	X
0	1	0
X	X	X
1	1	0
X	X	X
0	1	0
X	X	X
1	1	0

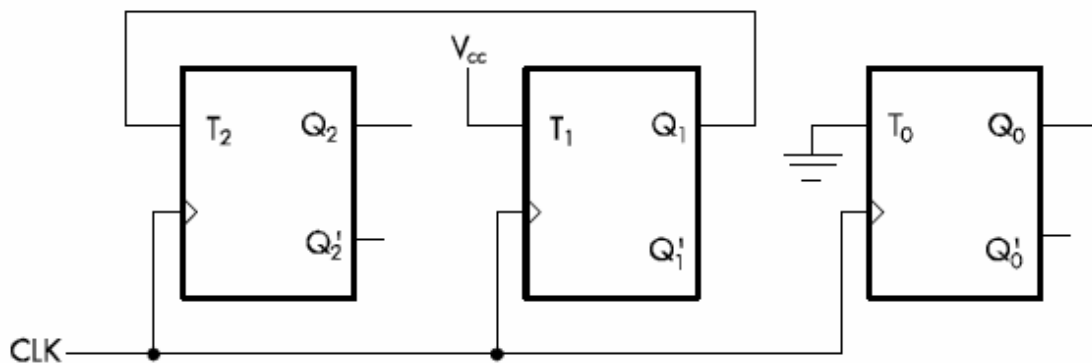


Βήμα Σ2: Προσδιορίζουμε τις απλοποιημένες συναρτήσεις εισόδου των FFs.

Από το τμήμα των εισόδων του πίνακα καταστάσεων και με αξιοποίηση των συνθηκών αδιαφορίας, εξαγεται άμεσα ότι $T_0=0$, $T_1=1$



Βήμα Σ3: Σχεδιάζουμε το λογικό κύκλωμα.

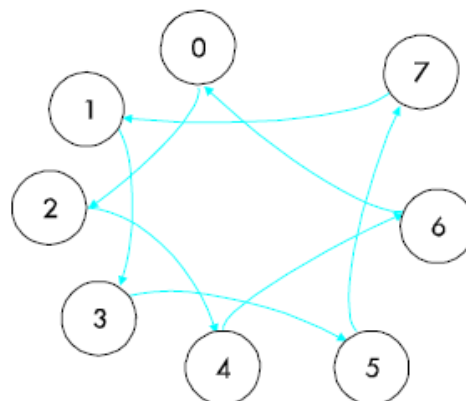


Βήμα Σ4: Έλεγχος ορθής λειτουργίας του κυκλώματος.**Βήμα Α1:** Γράφουμε τις συναρτήσεις εισόδου των FFs.

$$T_2 = Q_1 \quad T_1 = 1 \quad T_0 = 0$$

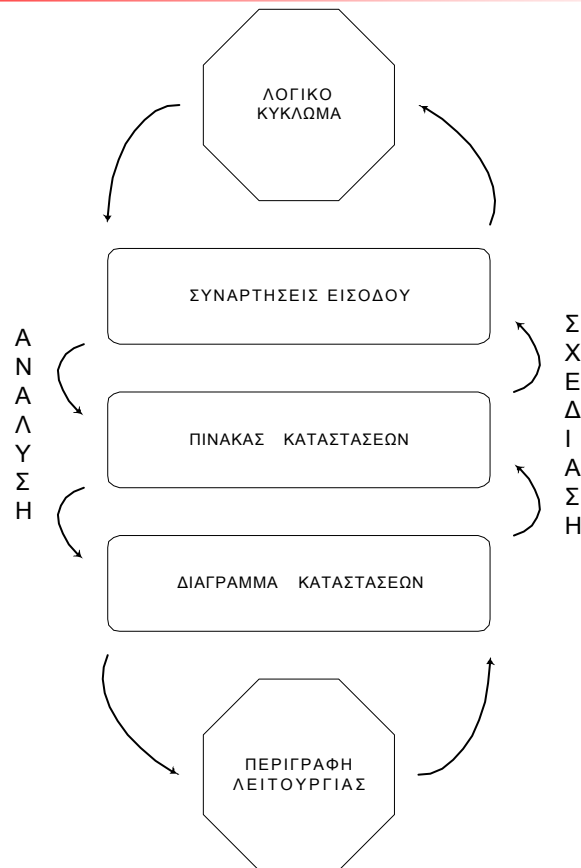
Βήμα Α2: Καταστρώνουμε τον πίνακα καταστάσεων.

Π.Κ.			ΕΙΣΟΔΟΙ			Ε.Κ.		
Q_2	Q_1	Q_0	T_2	T_1	T_0	Q_2	Q_1	Q_0
0	0	0	0	1	0	0	1	0
0	0	1	0	1	0	0	1	1
0	1	0	1	1	0	1	0	0
0	1	1	1	1	0	1	0	1
1	0	0	0	1	0	1	1	0
1	0	1	0	1	0	1	1	1
1	1	0	1	1	0	0	0	0
1	1	1	1	1	0	0	0	1

**Βήμα Α3:** Σχεδιάζουμε το διάγραμμα καταστάσεων.**Προβλημα!**

Αν βρεθεί σε μία από τις μη έγκυρες καταστάσεις 0 ή 2 ή 4 ή 6, τότε εγκλωβίζεται στον κύκλο 0, 2, 4, 6, 0, 2, 4, 6, 0, 2, ...





ΣΥΝΟΨΗ ΚΕΦΑΛΑΙΟΥ

- Οι **πίνακες λειτουργίας** των FFs είναι απαραίτητοι για την **ανάλυση** των ΣΑΚ, ενώ οι **πίνακες διέγερσης** των FFs απαιτούνται για την **σχεδίαση** αυτών.
- Ο πίνακας καταστάσεων ενός ΣΑΚ αποτελείται από 2^{n+m} γραμμές (δυνατές περιπτώσεις), όπου n το πλήθος των FFs του κυκλώματος και m ο αριθμός των εξωτερικών εισόδων αυτού.
- Ο τύπος πυροδότησης των FFs δεν παίζει ρόλο στην ανάλυση ή σχεδίαση ενός ΣΑΚ.





ΚΑΤΑΧΩΡΗΤΕΣ

ΣΕΙΡΙΑΚΟΙ ΚΑΙ ΠΑΡΑΛΛΗΛΟΙ ΚΑΤΑΧΩΡΗΤΕΣ

Καταχωρητές σειριακής-εισόδου-σειριακής-εξόδου

Καταχωρητές σειριακής-εισόδου-παράλληλης-εξόδου

Καταχωρητές παράλληλης-εισόδου-παράλληλης-εξόδου

Καταχωρητές παράλληλης-εισόδου-σειριακής-εξόδου

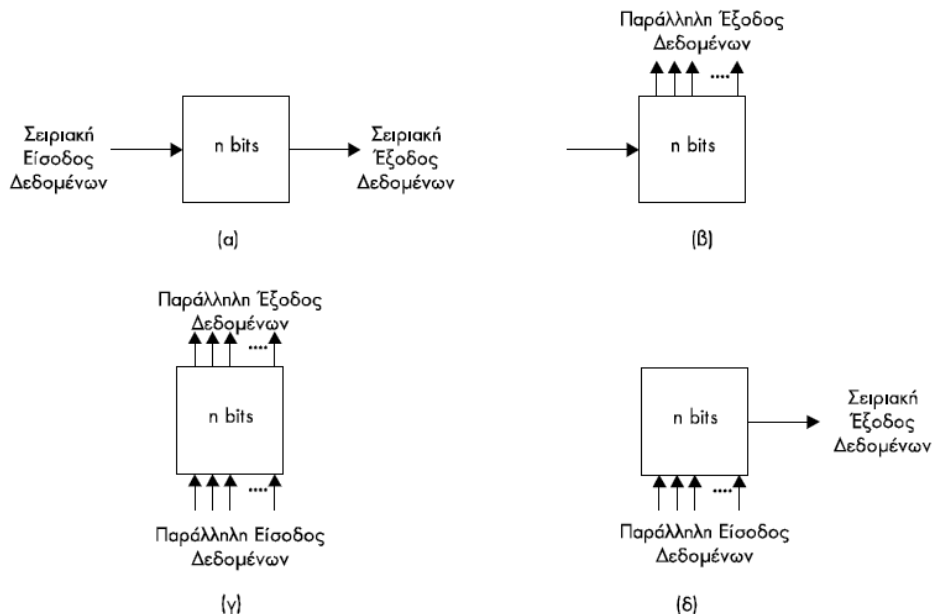
ΚΥΚΛΙΚΟΙ ΚΑΤΑΧΩΡΗΤΕΣ

Απαριθμητές δακτυλίου

Απαριθμητές Johnson



Τύποι καταχωρητών

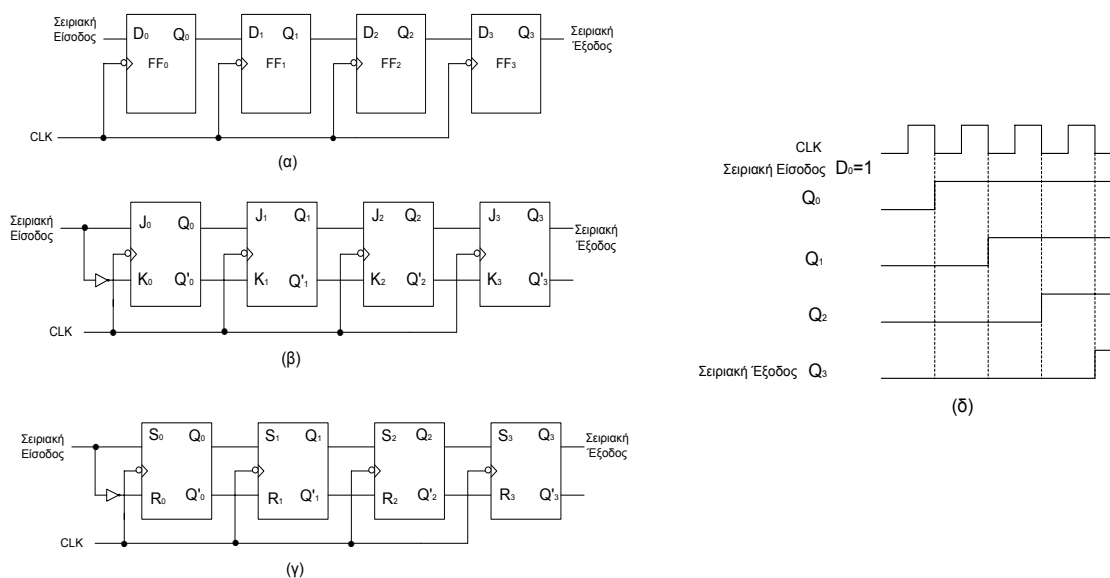


Τύποι καταχωρητών: (α) σειριακής-εισόδου-σειριακής-εξόδου, (β) σειριακής-εισόδου-παράλληλης-εξόδου, (γ) παράλληλης-εισόδου-παράλληλης-εξόδου, (δ) παράλληλης-εισόδου-σειριακής-εξόδου.

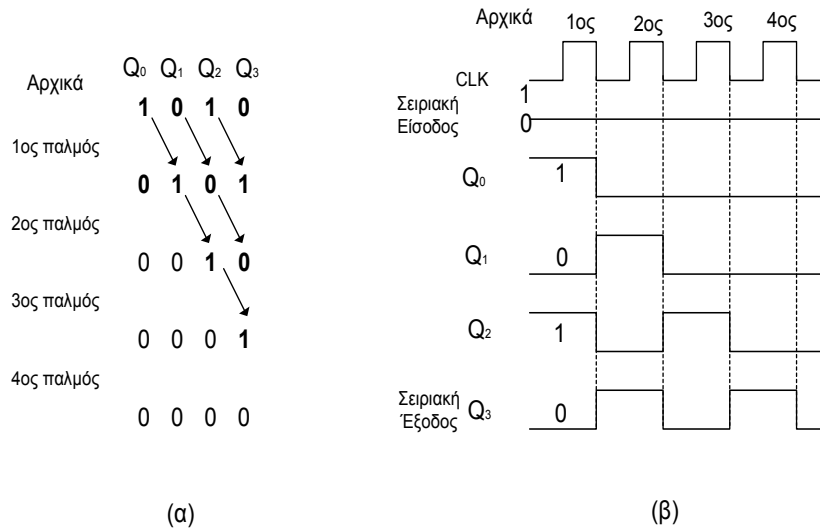


ΣΕΙΡΙΑΚΟΙ ΚΑΙ ΠΑΡΑΛΛΗΛΟΙ ΚΑΤΑΧΩΡΗΤΕΣ

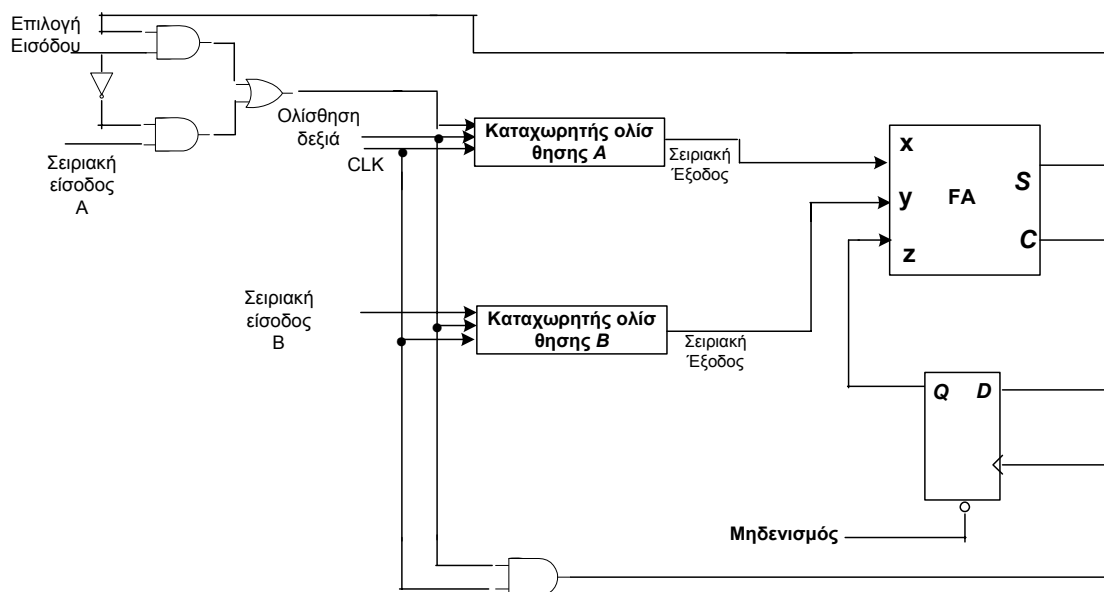
Καταχωρητές σειριακής-εισόδου-σειριακής-εξόδου



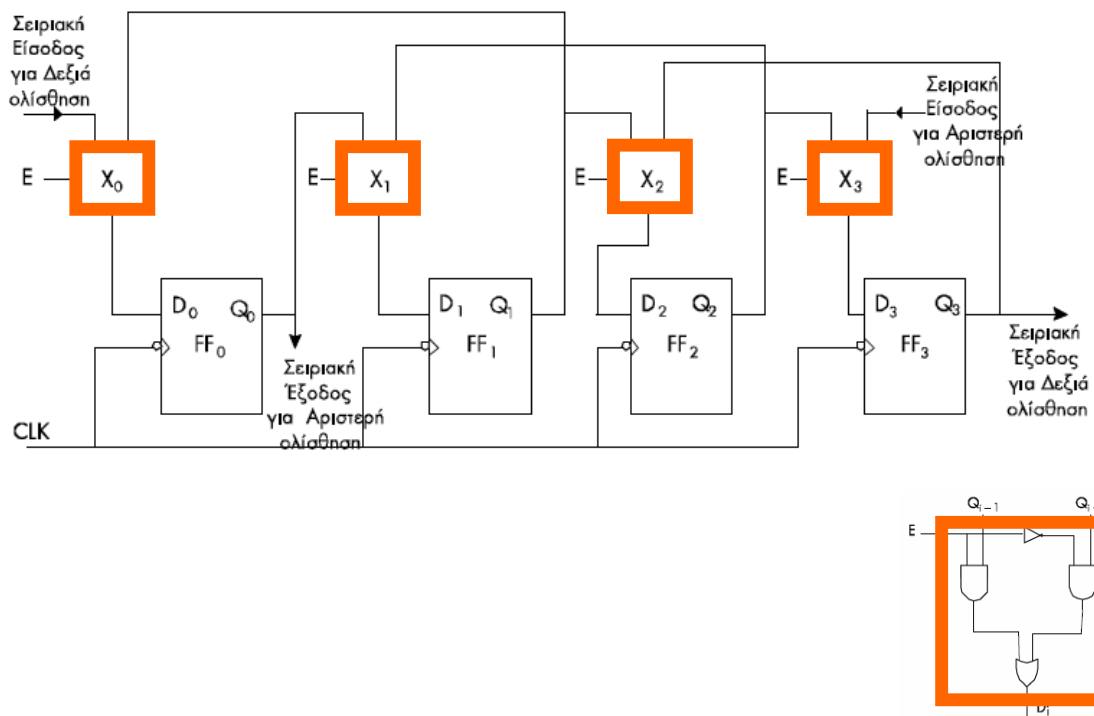
Παράδειγμα: Υποθέστε ότι σ' έναν καταχωρητή ΣΕΣΕ των 4 bits με FFs τύπου D αρνητικής ακμής πυροδότησης είναι αποθηκευμένη η δυαδική λέξη 1010. Σχεδιάστε τις κυματομορφές εξόδου καθενός FF. Θεωρείστε ότι η σειριακή είσοδος βρίσκεται στο λογικό 0



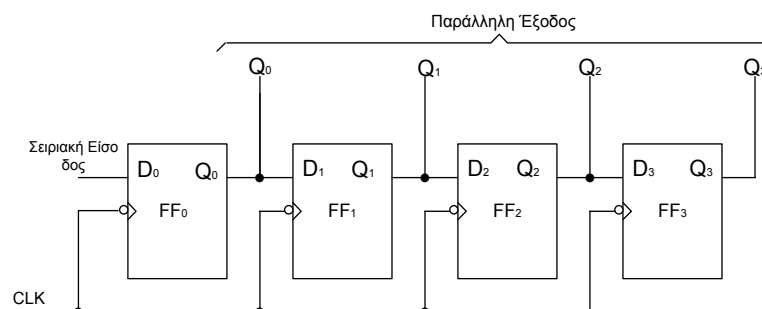
Παράδειγμα: Λογικό διάγραμμα σειριακού αθροιστή



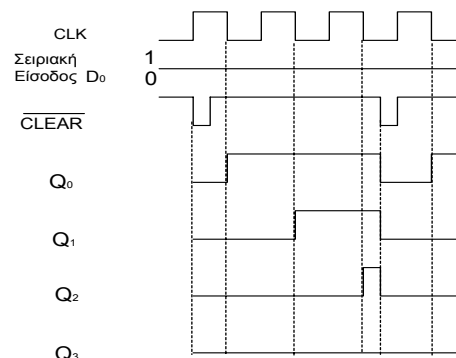
Αμφίδρομος καταχωρητής ολίσθησης των 4 bits



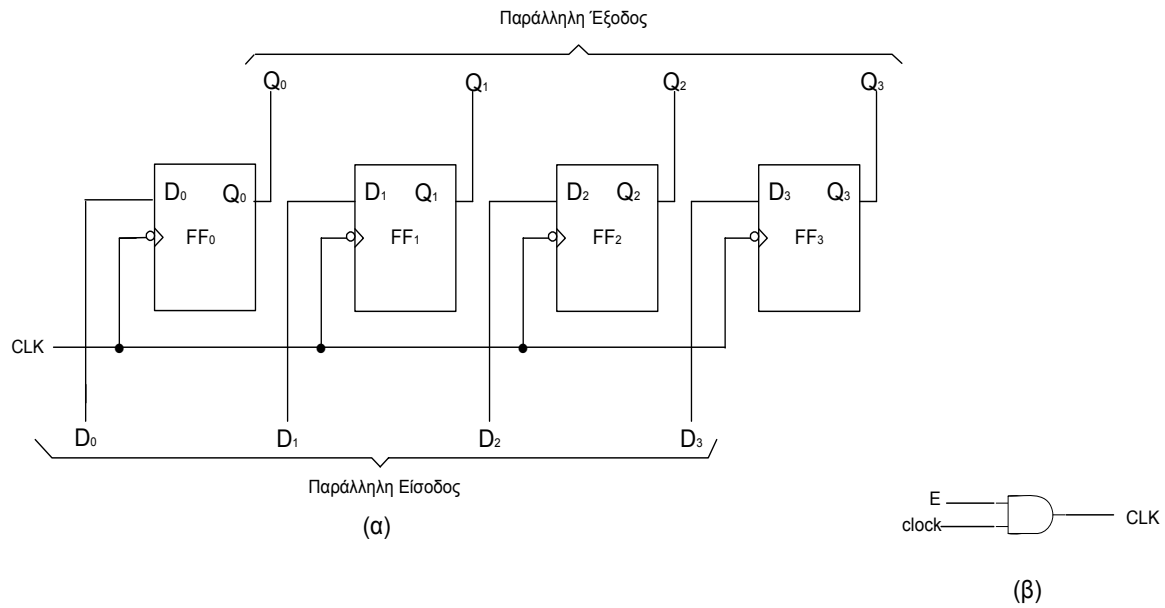
Καταχωρητές σειριακής-εισόδου-παράλληλης-εξόδου



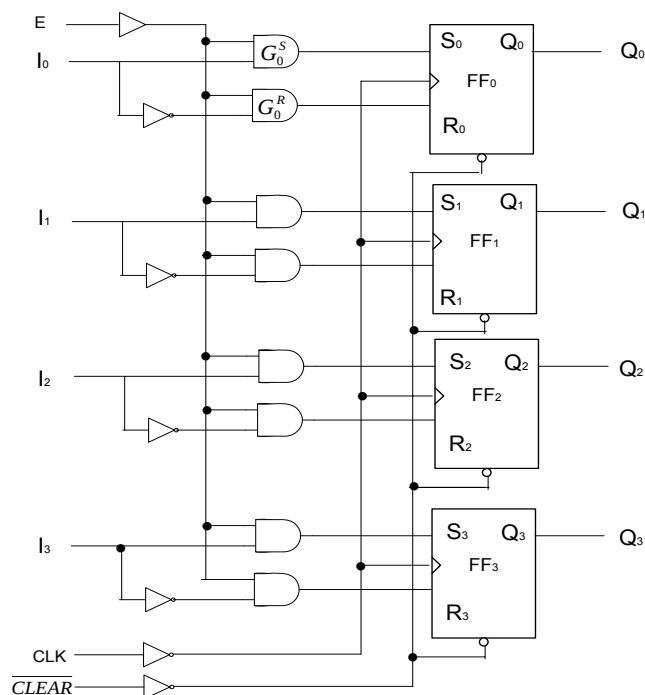
Παράδειγμα: Σχεδιάστε τις κυματομορφές εισόδου-εξόδου ενός καταχωρητή ολίσθησης ΣΕΠΕ των 4 bits, του οποίου η είσοδος γίνεται "στιγμιαία" 0 πριν τον 1ο ωρολογιακό παλμό και αμέσως μετά τον 3ο ωρολογιακό παλμό, ενώ η σειριακή είσοδος παραμένει μόνιμα στο λογικό 1.



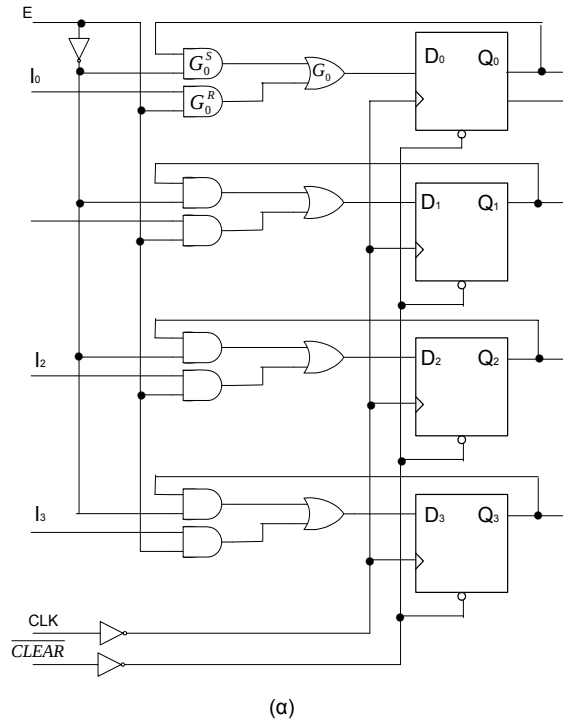
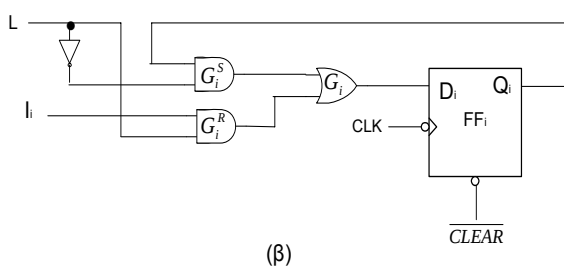
Καταχωρητές παράλληλης-εισόδου-παράλληλης-εξόδου



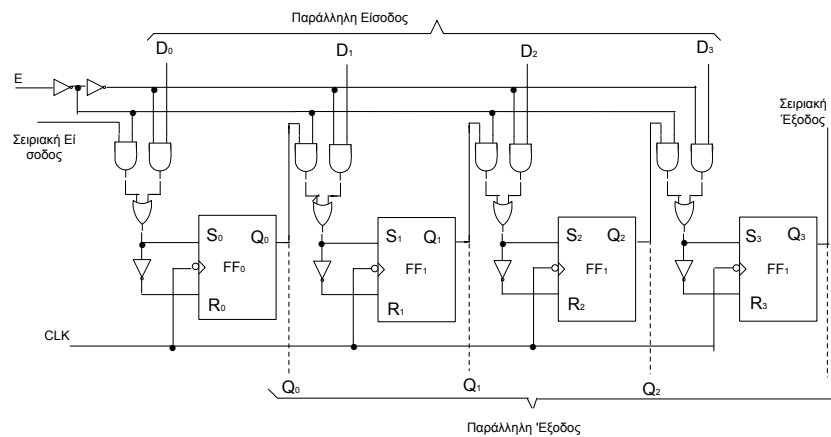
Καταχωρητής παράλληλης-εισόδου-παράλληλης-εξόδου των 4 bits με FFs τύπου SR.



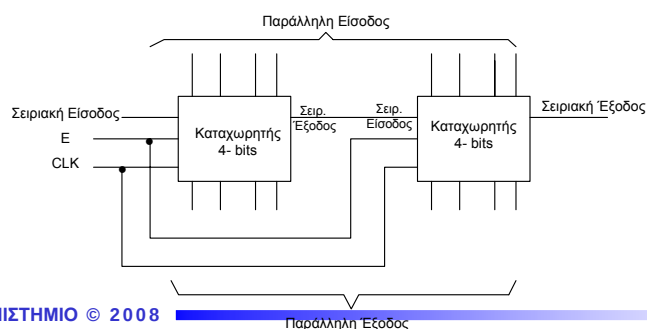
Καταχωρητής παράλληλης-εισόδου-παράλληλης-εξόδου των 4 bits με FFs τύπου D



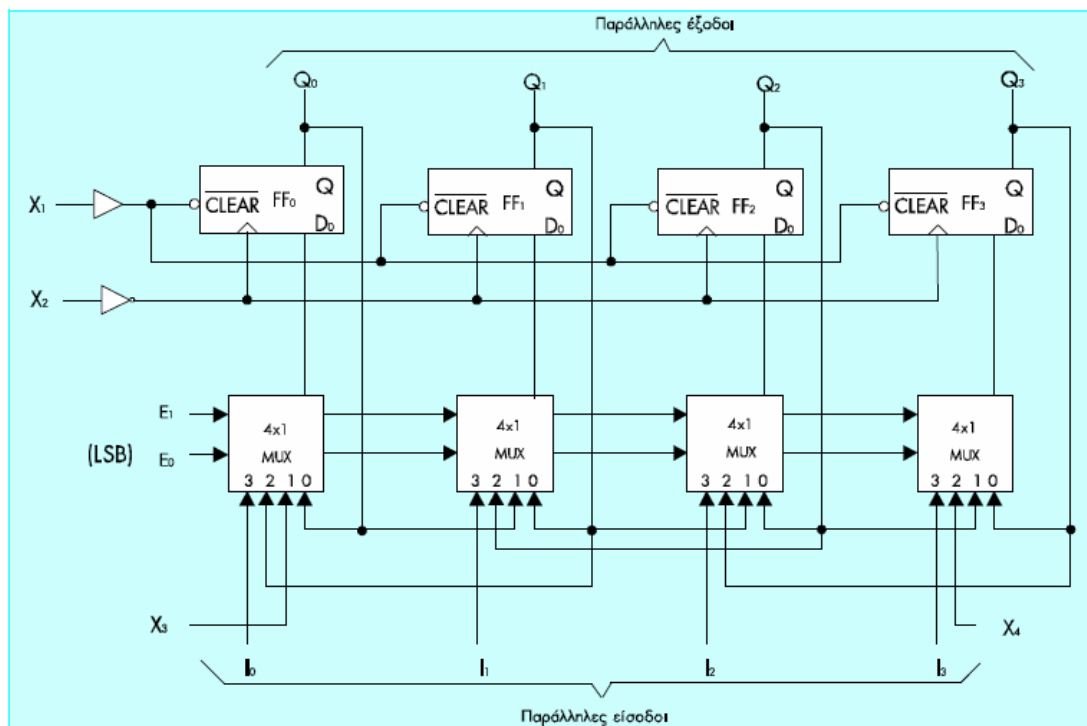
Καταχωρητές παράλληλης-εισόδου-σειριακής-εξόδου



Καταχωρητής των 8 bits κατασκευασμένος από δύο καταχωρητές των 4 bits

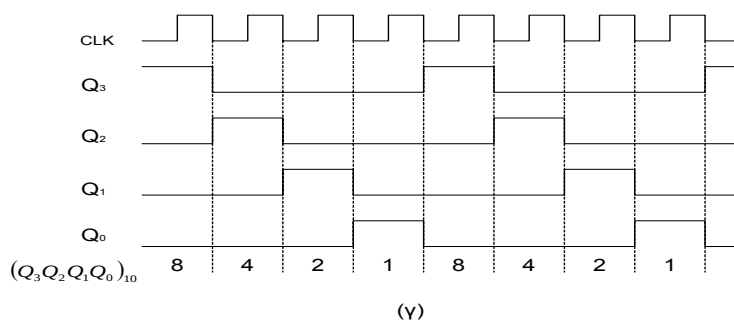
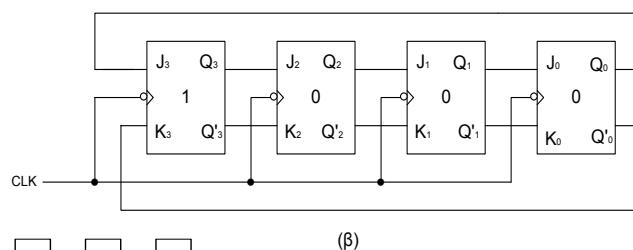
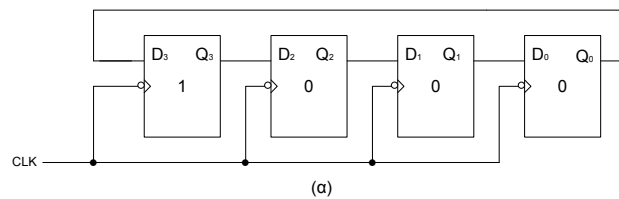


Αμφίδρομος καταχωρητής ΠΕΠΕ, με δυνατότητα σειριακής ολίσθησης προς τα δεξιά και προς τα αριστερά

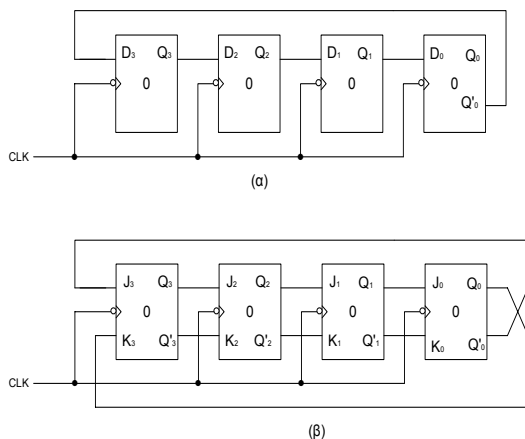
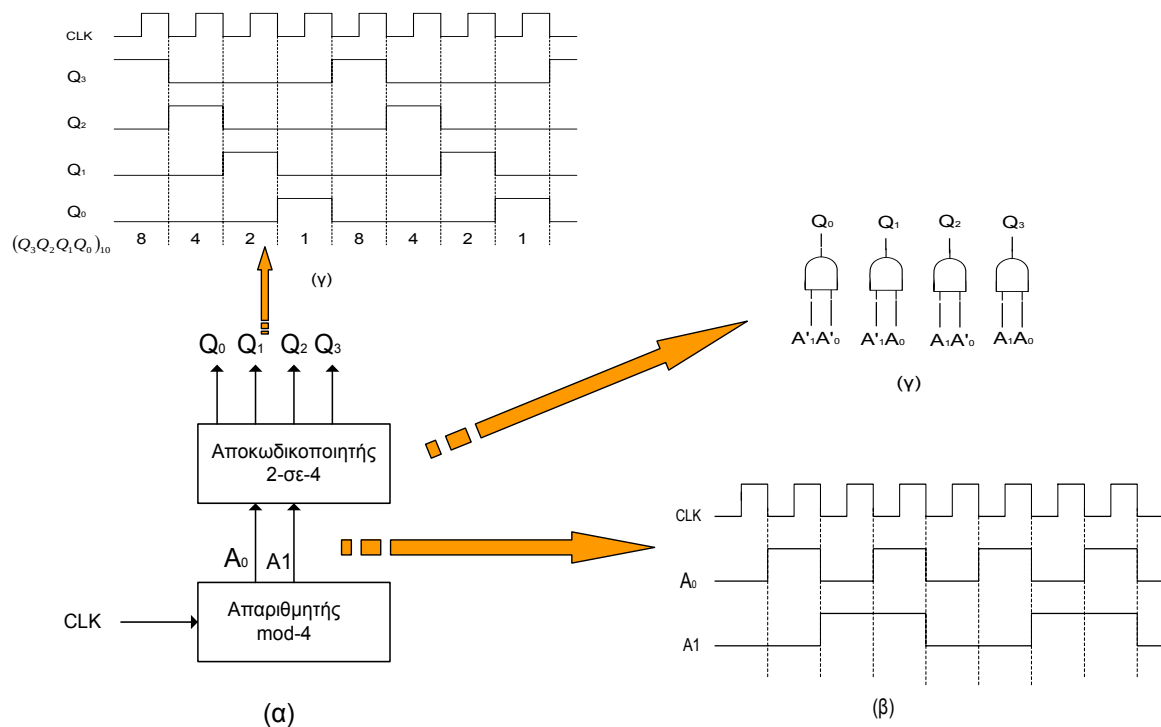


ΚΥΚΛΙΚΟΙ ΚΑΤΑΧΩΡΗΤΕΣ

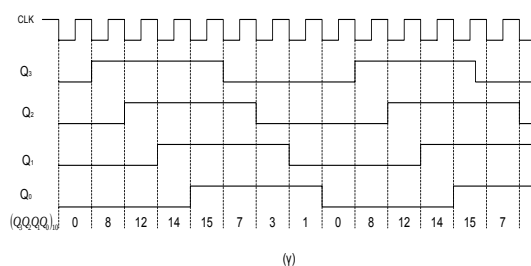
Απαριθμητές
δακτυλίου



Συνδυασμός απαριθμητή και αποκωδικοποιητή για την δημιουργία των ίδιων σημάτων χρονισμού



Απαριθμητές Johnson



Q_3	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	0
1	1	0	0
1	1	1	0
1	1	1	1
0	1	1	1
0	0	1	1
0	0	0	1
0	0	0	0
1	0	0	0
1	1	0	0
1	1	1	0
1	1	1	1
0	1	1	1
0	0	1	1
0	0	0	1
0	0	0	0

Πύλη AND για την αποκωδικοποίηση

$X_1 = Q_1'Q_0'$

$X_2 = Q_2'Q_0'$

$X_3 = Q_2'Q_1'$

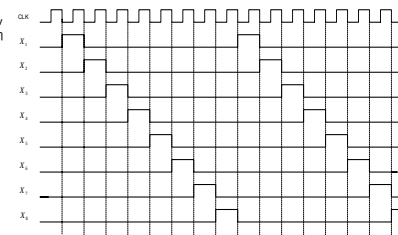
$X_4 = Q_2'Q_0'$

$X_5 = Q_2'Q_0'$

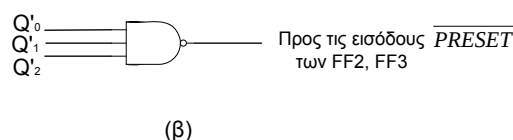
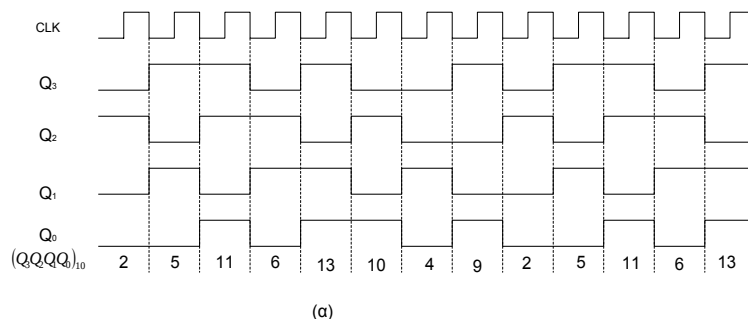
$X_6 = Q_2'Q_1'$

$X_7 = Q_2'Q_1'$

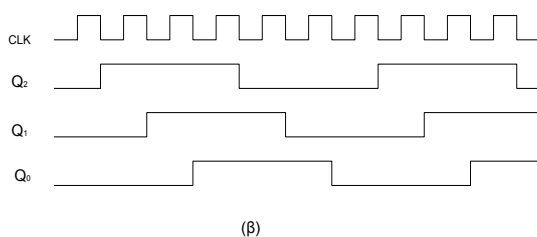
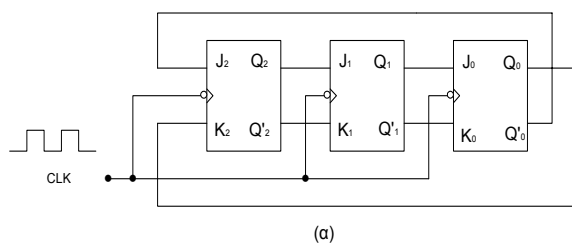
$X_8 = Q_2'Q_0'$



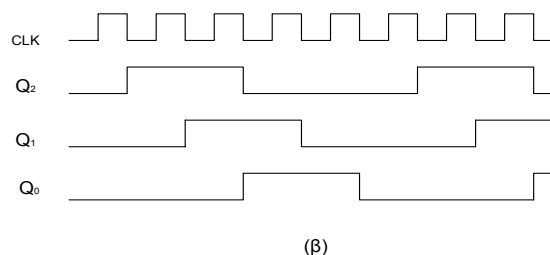
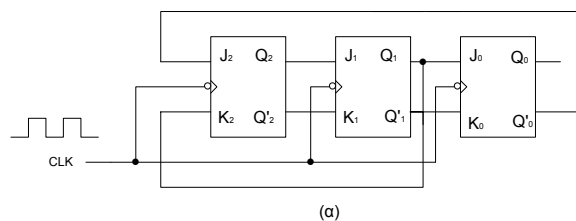
(α) Κυματομορφές εξόδου του απαριθμητή Johnson όταν βρεθεί σε μία από τις μη επιτρεπτές καταστάσεις, (β) κύκλωμα για την αποφυγή των μη επιτρεπτών καταστάσεων



Απαριθμητής Johnson
για την δημιουργία 6
σημάτων χρονισμού



Απαριθμητής Johnson
για την δημιουργία 5
σημάτων χρονισμού



Τέλος χρόνου



ΖΗΤΩ !!!!!



ΚΑΛΑ ΧΡΙΣΤΟΥΓΕΝΝΑ



ΕΥΤΥΧΙΣΜΕΝΟ ΤΟ 2009 !!!